

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-040773

(43)Date of publication of application : 08.02.2000

(51)Int.Cl.

H01L 23/28
H01L 21/304
H01L 21/56
H01L 21/301
H01L 21/60
H01L 23/29
H01L 23/31

(21)Application number : 10-207476

(71)Applicant : SONY CORP

(22)Date of filing : 23.07.1998

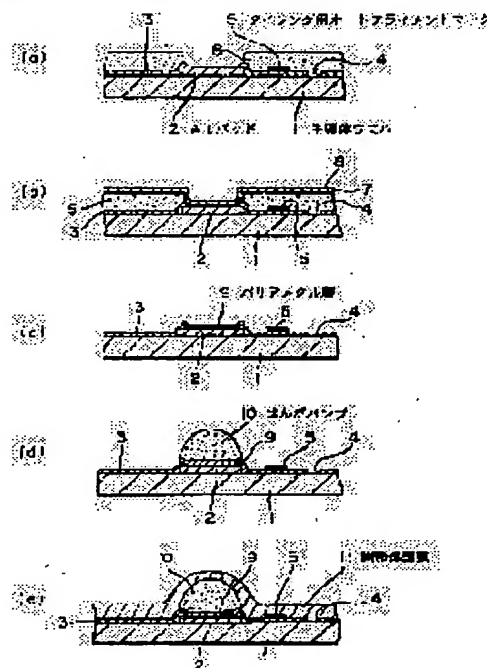
(72)Inventor : YAMANAKA HIDEO

(54) RESIN-SEALED SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To enable a chip aggregate to be pelletized satisfactorily into chips in dicing step, by preventing auto-alignment marks for dicing from being concealed.

SOLUTION: A semiconductor device has a structure, where a bump 10 or a gold ball is provided onto the electrode 2 of a semiconductor chip formed on a board 1, and the surface of the semiconductor chip is covered with a transparent or semitransparent resin protective film 11 or a molding resin. In this case, the bump 10 or the gold ball is exposed to the surface of the resin protective film 11 or to the surface of the molding resin.



LEGAL STATUS

[Date of request for examination]

10.03.2005

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

BEST AVAILABLE COPY

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

CLAIMS.

[Claim(s)]

[Claim 1] The plastic molded type semiconductor device characterized by having come to cover this semiconductor chip front face by transparency, the translucent resin protective coat, or mould shaping resin, and said bump or the golden ball being exposed to the front face of said resin protective coat or mould shaping resin while a bump or a golden ball is prepared on the electrode of the semiconductor chip formed on the substrate.

[Claim 2] Said resin protective coat or mould shaping resin is a plastic molded type semiconductor device according to claim 1 characterized by consisting of a charge of fluorine add-in material.

[Claim 3] The manufacture approach of the plastic molded type semiconductor device which forms a bump or a golden ball on the electrode of the semiconductor

chip formed on the substrate, and is characterized by exposing said bump or a golden ball for this semiconductor chip front face a bonnet and after that by transparency, the translucent resin protective coat, or mould shaping resin subsequently to the front face of said resin protective coat or mould shaping resin.

[Claim 4] The manufacture approach of the plastic molded type semiconductor device according to claim 3 which grinds and is characterized for the front face of this resin protective coat or mould shaping resin by grinding or exposing said bump or a golden ball from the front face of this resin protective coat or mould shaping resin after covering a semiconductor chip front face by the resin protective coat or mould shaping resin.

[Claim 5] Said resin protective coat or mould shaping resin is the manufacture approach of the plastic molded type semiconductor device according to claim 3 characterized by consisting of a charge of fluorine add-in material.

[Claim 6] The manufacture approach of the plastic molded type semiconductor device according to claim 3 characterized by processing a substrate top for a semiconductor chip front face by the silane coupling agent before a wrap by transparency, the translucent resin protective coat, or mould shaping resin.

[Claim 7] While forming two or more semiconductor chips on a substrate, the

alignment mark for dicing is formed. Said semiconductor chip front face by transparence, the translucent resin protective coat, or mould shaping resin A bonnet, To the semi-conductor wafer which makes it come to expose to the front face of said resin protective coat or mould shaping resin the bump or golden ball formed on the electrode of a semiconductor chip The manufacture approach of the plastic molded type semiconductor device characterized by performing dicing processing based on the alignment mark for dicing which spaced and detected said resin protective coat or mould shaping resin, and dividing into each semiconductor chip.

[Claim 8] The manufacture approach of the plastic molded type semiconductor device according to claim 7 characterized by performing said dicing by the bevel cut which cuts said resin protective coat or mould shaping resin in the shape of a taper using a dual dicer, or the step cut cut more broadly than a substrate.

[Claim 9] The manufacture approach of the plastic molded type semiconductor device according to claim 7 characterized by performing this mould resin shaping by the vacuum-forming method when a semiconductor chip front face is covered by mould shaping resin.

[Claim 10] The manufacture approach of the plastic molded type semiconductor device according to claim 9 characterized by inserting the film of high gas barrier

property with the thermal resistance which coated mold-release characteristic resin between the semi-conductor wafers in which top mould metal mold, the bump, or the golden ball was formed in case mould resin shaping is performed by the vacuum-forming method.

[Claim 11] The manufacture approach of the plastic molded type semiconductor device according to claim 9 characterized by coming to give mold release processing by the compound deposit which the inner surface of mould metal mold when using for said mould resin shaping, and bottom mould metal mold was made to carry out the eutectoid of tetrafluoroethylene resin or the boron nitride into nickel by electrolysis or electroless deposition, and was formed.

[Claim 12] Said resin protective coat or mould shaping resin is the manufacture approach of the plastic molded type semiconductor device according to claim 7 characterized by consisting of a charge of fluorine add-in material.

[Claim 13] The manufacture approach of the plastic molded type semiconductor device according to claim 7 characterized by processing a substrate top for a semiconductor chip front face by the silane coupling agent before a wrap by transparence, the translucent resin protective coat, or mould shaping resin.

[Claim 14] The manufacture approach of the plastic molded type semiconductor device according to claim 7 characterized

by hardening on predetermined conditions after carrying out degassing processing of the coated resin protective coat by application of pressure heating or heating under reduced pressure.

[Claim 15] The manufacture approach of the plastic molded type semiconductor device according to claim 7 characterized by forming a new solder bump by screen-stencil and reflow processing of soldering paste on the solder bump who exposed from the resin protective coat or the mould shaping resin side.

[Claim 16] The solder bump who exposed from said resin protective coat or the mould shaping resin side is the manufacture approach of the plastic molded type semiconductor device according to claim 15 characterized by the melting point being higher than a new solder bump.

[Claim 17] Resin protective coat thickness is the manufacture approach of the plastic molded type semiconductor device according to claim 7 characterized by being the same as a solder bump or ball bump height, or being less than [it].

[Claim 18] The manufacture approach of the plastic molded type semiconductor device according to claim 7 characterized by fabricating mould shaping resin by the compression mold method, the transfer mold method, the injection-molding method, the extrusion method, the potting method, etc.

[Claim 19] The manufacture approach of

the plastic molded type semiconductor device according to claim 7 characterized by carrying out a vacuum forming in the compression mold method and the transfer mold method.

[Claim 20] The manufacture approach of the plastic molded type semiconductor device according to claim 7 characterized by carrying out a vacuum forming in the compression mold method and the transfer mold method using granulation resin.

[Claim 21] The manufacture approach of the plastic molded type semiconductor device according to claim 7 characterized by preparing and carrying out the vacuum forming of the vacuum suction hole to the Shimokane mold in the compression mold method and the transfer mold method.

[Claim 22] The adhesive strength for dicing support pastes a high UV irradiation hardening mold tape together. Consider the cross-joint pattern which the semi-conductor wafer rear face exposed as an alignment mark, and it carries out full cutting dicing. When mounting a semiconductor chip on a carrier tape while adhesive strength had pasted the high UV irradiation hardening mold tape together, and taking up by the vacuum adsorption collet after that The manufacture approach of the plastic molded type semiconductor device according to claim 7 characterized by for the aforementioned adhesive strength

exfoliating and mounting a high UV irradiation hardening mold tape on a mounting substrate.

[Claim 23] The manufacture approach of the plastic molded type semiconductor device according to claim 7 characterized by to mount on a mounting substrate after considering as desired wafer thickness by the rear-face grinding of a heat shrink nature UV-irradiation hardening mold tape surface protection, and rear-face polish, considering the cross-joint pattern exposed to the semi-conductor wafer rear face as an alignment mark, and it carries out full-cutting dicing, and take up by the vacuum adsorption collet, with a heat shrink nature UV-irradiation hardening mold tape pasted together together and carrying out heat shrink self-exfoliation by hot-blast blow.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the plastic molded type semiconductor device and its manufacture approach of high quality and high-reliability.

[0002]

[Description of the Prior Art] The

technique indicated by JP,8-64725,A is known as the optimal thin plastic molded type semiconductor device for an IC card, the package for memory card, etc. This technique forms a bump or a golden ball on the electrode of a semiconductor chip. It is a thing about the plastic molded type semiconductor device which exposed this bump or the golden ball on the front face of mould shaping resin. When the bump or the golden ball is not exposed to a mould shaping resin front face or sufficient exposure area is not obtained, grinding of the mould shaping resin front face is carried out if needed, and the technique on which it was made to expose a bump or a golden ball is indicated.

[0003]

[Problem(s) to be Solved by the Invention] By the way, after exposing a bump or a golden ball on the front face of mould shaping resin, although [the technique indicated by this official report] dicing is given to the semi-conductor wafer which comes to form many semiconductor chips and each semiconductor chip is used as a simple substance, about the description, for example, the color, and construction material of this mould shaping resin, there is no publication in an official report, therefore that disclosure is not made.

[0004] If this mould shaping resin is a general object for IC, since it is epoxy black system resin, the auto alignment

mark for dicing prepared in the semi-conductor wafer will be hidden, and it will not be visible, therefore pelletizing by dicing can be performed. Moreover, even if it is going to substitute the auto alignment mark for dicing for exposed this bump or golden ball, since the magnitude and location are irregular, incorrect detection tends to take place, and these cannot perform pelletizing by exact dicing by this, but have a possibility that defect chips may occur frequently.

[0005] Moreover, chip size mounting of a name called super [CSP] (Chip Size Package) is recently offered as said technique and same technique. (Super CSP: A BGA Type Real Chip Size Package Using a New Encapsulation Method. Proceeding of the Pan pacific Microelectronics Symposium. pp 415-420, Feb, 1998)

However, it is unknown in the ability of pelletizing by the exact dicing by the auto alignment mark for dicing which the description (especially color) of closure resin was not specified in this reference, but was prepared in the semi-conductor wafer to have been performed. Even if it is going to make the bump who exposed like [at the time of mentioning above] the auto alignment mark for dicing, with the technique of this reference, grinding or the bump who exposed since polish processing had not been carried out becomes still more irregular about a resin front face, and incorrect detection

becomes easier to take place.

[0006] This invention was made in view of said situation, and the place made into the object is to offer the chip-size package of the thickness of tip of arbitration with which a bump, and a surface protective coat / mould resin were formed while offering the plastic molded type semiconductor device which prevents that the auto alignment mark for dicing will be hidden, and could be made to make pelletizing by dicing good, and its manufacture approach.

[0007]

[Means for Solving the Problem] In the plastic molded type semiconductor device of this invention, while the bump or the golden ball was prepared on the electrode of the semiconductor chip formed on the substrate, it made to have come to cover this semiconductor chip front face by transparence, the translucent resin protective coat, or mould shaping resin, and for said bump or the golden ball to be exposed to the front face of said resin protective coat or mould shaping resin into the solution means of said technical problem.

[0008] According to this plastic molded type semiconductor device, since the semiconductor chip front face is covered by transparence, the translucent resin protective coat, or mould shaping resin, it becomes possible to face manufacturing this from a semi-conductor wafer, to space this transparence, a translucent

resin protective coat, or mould shaping resin, and to check the auto alignment mark for dicing by looking.

[0009] By the manufacture approach of the plastic molded type semiconductor device according to claim 3 in this invention, the bump or the golden ball was formed on the electrode of the semiconductor chip formed on the substrate, and, subsequently to the front face of said resin protective coat or mould shaping resin, it made to expose said bump or a golden ball for this semiconductor chip front face a bonnet and after that by transparency, the translucent resin protective coat, or mould shaping resin into the solution means of said technical problem.

[0010] According to this manufacture approach, it becomes possible to space this transparency, a translucent resin protective coat, or mould shaping resin for a semiconductor chip front face by that of a wrap, and to check the auto alignment mark for dicing by looking with transparency, a translucent resin protective coat, or mould shaping resin.

[0011] By the manufacture approach of the plastic molded type semiconductor device according to claim 7 in this invention While forming two or more semiconductor chips on a substrate, the alignment mark for dicing is formed. Said semiconductor chip front face by transparency, the translucent resin protective coat, or mould shaping resin A

bonnet, To the semi-conductor wafer which makes it come to expose to the front face of said resin protective coat or mould shaping resin the bump or golden ball formed on the electrode of a semiconductor chip Dicing processing was performed based on the alignment mark for dicing which spaced and detected said resin protective coat or mould shaping resin, and it made to divide into each semiconductor chip into the solution means of said technical problem. [0012] Since according to this manufacture approach dicing processing is performed based on the alignment mark for dicing which spaced a bonnet, this resin protective coat, or mould shaping resin, and detected the semiconductor chip front face with transparency, a translucent resin protective coat, or mould shaping resin and it divides into each semiconductor chip, pelletizing by exact dicing is attained.

[0013]

[Embodiment of the Invention] Hereafter, this invention is explained in detail. Drawing 1 (a) - (e) and drawing 2 (a) - (c) is drawing for explaining the example of the 1st operation gestalt of the manufacture approach of the plastic molded type semiconductor device according to claim 8 in this invention. In this example, the semi-conductor wafer 1 (substrate) made from silicon with a thickness [finishing / 6-12inchphi which

formed many semiconductor chips (graphic display abbreviation) as shown in drawing 1 (a), and a rear-face grinding slot] of about 400 micrometers is prepared. Where the aluminum pad (aluminum pad) 2 used as the electrode of a semiconductor chip is exposed to this semi-conductor wafer 1, the passivation film 3 with a thickness of about 0.5-1.0 micrometers is formed, and as a semiconductor chip is divided separately, the scribe line 4 with a width of face of about 80-100 micrometers is formed, and on the passivation film 3, the auto alignment mark 5 for dicing of the Red Cross mark is further formed by aluminum film. And the resist film 6 is formed in the location except the right above section of the aluminum pad 2 with a well-known photolithography technique. [0014] Next, all over the top face of the semi-conductor wafer 1, by vacuum deposition or the sputtering method, the chromium (Cr) film 7 is formed in the thickness of about 50-100nm, and the copper (Cu) film 8 is continuously formed in the thickness of about 1-2 micrometers. Here, the Cr film 7 is for raising the adhesion of the aluminum pad 2 and the Cu film 8. Then, the unnecessary Cr film 7 and the Cu film 8 on this resist film 6 are removed by the lift-off method for removing the resist film 6, and as shown in drawing 1 (c), the barrier metal layer 9 which consists of a cascade screen of Cr and Cu is formed only on the aluminum

pad 2.

[0015] Subsequently, as shown in drawing 1 (d), the solder bump 10 with a height of about 80-100 micrometers is formed on this barrier metal layer 9. As this solder bump's 10 method of forming, the conventionally well-known forming methods, such as the sault PAJA fitting method, and the super solder method, beam solder PC method, are employable. Here, the sault PAJA fitting method is the approach of processing barrier metal layer 9 front face with drugs, forming an adhesive coat, making solder powder adhere to this barrier metal layer 9 front face by contacting this adhesive coat into solder powder, and forming the solder bump 10 after this, and the bump 10 who consists of solder of a lead (Pb) free-lancer's Sn-Ag system or a Sn-Zn system is formed.

[0016] It is the approach of the super solder method not containing solder powder in a system, but compounding solder during a paste by the reaction from organic-acid lead and organic-acid tin, depositing on copper, and forming the solder bump 10, and the bump 10 who consists of solder of a Sn-Pb system is formed. It is the approach of beam solder PC method depositing tin and lead on a copper front face, forming a coat by the substitution reaction based on the galvanic cell which the copper, tin, and lead of a substrate constitute, and forming the solder bump 10 by

electrolytic plating after this, and the bump 10 who consists of solder of a Sn-Pb system is formed.

[0017] Thus, if the solder bump 10 is formed, as shown in drawing 1 (e), transparence or the translucent resin protective coat 11 with a thickness of about 5-10 micrometers will be formed all over the top face of the semi-conductor wafer 1. The technique of this resin protective coat 11 consisting of transparence or translucent resin, such as polyimide, epoxy, epoxy acrylate, an acrylic, silicone, and polyimide silicone, carrying out the spin coat of the coating agent which consists of this transparence or translucent resin as that forming method to the top face of the semi-conductor wafer 1, and carrying out hardening processing on condition that predetermined is adopted. Thus, if the resin protective coat 11 is formed, the solder bump 10 will be in the condition of having been covered with this resin protective coat 11. It is desirable to remove the air bubbles which exist in a resin protective coat, and to perform degassing processing of application-of-pressure heating or heating under reduced pressure before hardening, for the improvement in adhesion with a semi-conductor wafer front face and a bump. For heating, below curing temperature, for example, 50-80 degrees C and application of pressure, is 5-10kg/cm². Air or N₂ Gas and reduced

pressure have the desirable vacuum conditions of 10^{-2} - 1Torr.

[0018] In addition, although the auto alignment mark 5 for dicing and the scribe line 4 on the semi-conductor wafer 1 are also covered with this resin protective coat 11 by formation of this resin protective coat 11, the auto alignment mark 5 for these dicing and the scribe line 4 of spacing transparence or the translucent resin protective coat 11, and the check by looking having become possible are natural. That is, the publication made into "transparence or translucent" means the condition of having the transparency of extent from which the check by looking of the substrate is attained in this description.

[0019] Here, as hardening processing, in the case of translucent polyimide [transparence or], heat hardening processing is carried out at 180-200 degrees C for about 1 hour, in the case of translucent epoxy [transparence or], heat hardening processing is carried out at 120-150 degrees C for about 2 to 3 hours, and, specifically, in the case of translucent silicone [transparence or], heat hardening processing is carried out for 150-160-degree C about 1 hour. Moreover, after carrying out 2000-3000 (mJ/cm²) extent UV irradiation hardening processing in the case of transparence or translucent epoxy, grade heat hardening processing may be carried out for 30 minutes at 100-130 degrees C.

Furthermore, after in the case of transparency or a translucent acrylic carrying out 1000-3000 (mJ/cm²) extent UV irradiation hardening processing and carrying out 2000-3000 (mJ/cm²) extent UV irradiation hardening processing in the case of transparency or translucent epoxy acrylate, grade heat hardening processing may be carried out for 60 minutes at 80-100 degrees C.

[0020] Subsequently, by the polish cross and cerium oxide system slurry of urethane foam or a nonwoven fabric base material, polish processing of the resin protective coat 11 and the solder bump 10 is carried out so that it may become the thickness whose resin protective coat 11 is about 50 micrometers, and as shown in drawing 2 (a), the solder bump's 10 polished surface is exposed on resin protective coat 11 front face. Subsequently, by the electroless deposition method, as shown in drawing 2 (b), the flash plate gold plate layer 12 with a thickness of about 0.02-0.03 micrometers is formed on the solder bump 10. Moreover, it considers as semi-conductor wafer (chip) thickness predetermined by the rear-face grinding of a semi-conductor wafer if needed. a UV irradiation hardening mold tape is pasted together on a semi-conductor wafer front face, and rough-planed [in the rear face of a semi-conductor wafer] in this condition at grinding, for example, an infield grinding method, the

semi-conductor wafer of desired thickness is obtained according to 450-micrometer thickness finishing of #400, and 400-micrometer thickness finishing of precision finishing #2000.

[0021] Subsequently, the support tape 13 for dicing with a thickness of about 90 micrometers is pasted together at the rear face (underside) of the semi-conductor wafer 1. Then, the resin protective coat 11 is spaced, for example, the alignment mark 5 for dicing of the Red Cross mark is detected, as shown in drawing 2 (b) based on this, full cutting dicing processing of the conditions which cut about 30-40 micrometers of support tapes 13 for dicing deeply with the dicing blade 14 is performed, and it divides into each semiconductor chip, and a plastic molded type semiconductor device is obtained.

[0022] Here, as a support tape 13 for dicing, it is desirable to use a UV irradiation hardening mold tape for the chip crack at the time of exfoliation or chip prevention, when this UV irradiation hardening mold tape is used, after full cutting dicing, the binder of this tape is hardened and this tape is exfoliated by UV irradiation processing. About dicing, the bevel cut which cuts said resin protective coat 11 in the shape of a taper by dicing blade 14a can be performed using a dual dicer, or performing the step cut more broadly cut within the scrub line width of face of the

semi-conductor wafer 1 can prolong the life of dicing blade 14b, and it is desirable. When especially a bevel cut is performed, the poor chip of the resin protective coat 11 can be reduced, and it is more desirable.

[0023] In addition, as this dual dicer, as shown in drawing 2 (c), specifically, thick eye blade 14a and half-closed-eyes blade 14b are used. Thick eye blade 14a is the large electrocasting blade of nickel particle size, and the resin protective coat 11 and the mould shaping resin mentioned later are mainly used for a bevel (taper) cut or carrying out a step cut. On the other hand, half-closed-eyes blade 14b is the small electrocasting blade of nickel particle size, and is mainly used for cutting of the semi-conductor wafer 1 and the support tape 13 for dicing.

[0024] If it is in the manufacture approach of such a plastic molded type semiconductor device, since dicing processing is performed based on the alignment mark 5 for dicing which spaced a bonnet and this resin protective coat 11, and detected the semiconductor chip front face by the resin protective coat 11 and it divides into each semiconductor chip, it can pelletize at exact dicing and, thereby, the chip-size package of a high yield, high quality, and high-reliability can be obtained.

[0025] In addition, although the flash plate gold plate layer 12 was formed on the solder bump 10 in said example When

the bump whom the substrate with which the obtained plastic molded type semiconductor device is mounted is a flat, and connects to this plastic molded type semiconductor device and an electric target is not formed It may replace with formation of the flash plate gold plate layer 12, solder may be screen-stenciled on the resin protective coat 11, and another solder bump may be formed on the solder bump 10 by newly carrying out reflow processing. In addition, the solder bump 10 has a desirable thing with the melting point higher than another solder bump who prepares on this. Moreover, this another solder bump also has Pb free-lancer's desirable solder. Moreover, the solder bump 10 of a plastic molded type semiconductor device is connected to the current carrying part of a substrate through this, and you may make it make it flow using the anisotropy electric conduction film at the time of mounting to a substrate, without forming especially the flash plate gold plate layer 12. In addition, when carrying out the dirt of a solder bump front face, and oxide film clearance by plasma etching etc. just before mounting to a mounting substrate, the flash plate gold plate layer is unnecessary to a solder bump front face.

[0026] Drawing 3 (a) - (d) is drawing for explaining the example of the 2nd operation gestalt of the manufacture approach of the plastic molded type semiconductor device according to claim 8

in this invention. In this example, like the process shown in drawing 1 (a) - (d), as shown in drawing 3 (a), the solder bump 10 who consists of solder of a lead (Pb) free-lancer's Sn-Ag system or a Sn-Zn system on the barrier metal layer 9 is formed in height of about 50-60 micrometers.

[0027] Thus, if the solder bump 10 is formed, the whole top-face surface of the semi-conductor wafer 1 will be closed by mould shaping resin using mould metal mold. Here, as the resin seal by mould metal mold is shown in drawing 4 (a) - (c), it is performed. First, the semi-conductor wafer 1 which comes to form the solder bump 10 who showed drawing 3 (a) is set on Shimokane mold 15a, as shown in drawing 4 (a). moreover, this time -- transparency or the translucent mould shaping resin ingredient 16 of an epoxy system -- the semi-conductor wafer 1 -- it sets in the center mostly. And metal mold when making this Shimokane mold 15a, and this and pair 15b is heated at 150-170 degrees C which is the heat-curing temperature of the mould shaping resin ingredient 16. In addition, between Shimokane mold 15a and top metal mold 15b, the mold releasing film 17 is set so that it may mention later. Generally, although this mould resin ingredient 16 is used as the resin tablet of one piece or some or is good also as about several mm granularity resin, a vacuum forming is required for it as a cure

against a void at this time.

[0028] Next, as shown in drawing 4 (b), Shimokane mold 15a and top metal mold 15b are doubled, and the semi-conductor wafer 1 top is closed by mould shaping resin. When the mould shaping metal mold 15 which consists of Shimokane mold 15a and top metal mold 15b is explained in full detail here, this mould shaping metal mold 15 As shown in drawing 5 , it is what consists of Shimokane mold 15a which has the vacuum attraction hole where it was constituted possible [rise and fall], and mold release processing was performed to that top face, and metal mold after being too configured possible [rise and fall] on this and performing mold release processing to that underside 15b. It has the retaining ring 18 for setting a mold releasing film 17 between these Shimo metal mold 15a and top metal mold 15b, and is constituted. It is desirable to form here with the compound plating film of the nickel / TPFE by electrolytic plating or electroless deposition, or a nickel / BN (boron nitride) eutectoid as mold release processing of Shimokane mold 15a and top metal mold 15b.

[0029] A retaining ring 18 consists of inside ring 18a and outside ring 18b, and fixes a mold releasing film 17 by pinching a mold releasing film 17 among these. In addition, films, such as a film with the thermal resistance which comes to coat one side or both sides a mold-release

characteristic ingredient, for example, Teflon, for example and gas barrier property high as a mold releasing film 17, aramid, a liquid crystal polymer, polyimide, and polyether imide, are used. Thermal resistance is high (softening temperature of Teflon; about 250 degrees C), and since the mold-release characteristic is high, a reuse is possible for these Teflon coated films.

[0030] The resin seal by the mould shaping resin on the semi-conductor wafer 1 is performed as follows.

(1) Set to Shimokane mold 15a the semi-conductor wafer with which the solder bump or the golden ball was formed, and set granulation resin with a magnitude of about several mm on a specified quantity semi-conductor wafer. In addition, in the case of a resin tablet, the resin tablet of some of some of [suitable / one suitable piece or] is set.

(2) Carry out [mold clamp] of the mold releasing film 17 by top metal mold 15b and Shimokane mold 15a.

(3) Attract the air of the space surrounded by the mold releasing film 17 and Shimokane mold 15a from vacuum suction opening.

(4) Raise Shimokane mold 15b, fuse resin by the heat and pressure of closure metal mold at the same time it carries out vacuum suction, extend on a semi-conductor wafer front face, make it hold within metal mold, and carry out heat curing of the resin. Since forced

discharge of the gas in the fused resin or the air of space is carried out at this time, the good mould shaping resin of precise adhesion without a void is formed in a semi-conductor wafer front face.

(5) Remove the mold releasing film 17 which the semi-conductor wafer stuck from metal mold.

(6) Tear off a mold releasing film 17 from a semi-conductor wafer.

[0031] When such mould shaping metal mold 15 performs the resin seal by mould resin shaping, top metal mold 15b and Shimokane mold 15a are made to estrange, as shown in drawing 4 (c). Since the mold releasing film 17 is made to contact the mould shaping resin side of the semi-conductor wafer 1 to that Teflon coating side at this time, mold release is made easily convenient. In addition, since a mold releasing film 17 is supplied, the solder bump 10 on semi-conductor wafer 1 front face becomes what was exposed in the condition of having projected slightly, without covering the crowning with mould shaping resin. Moreover, although mould shaping resin 19 enters a little also between the rear face of the semi-conductor wafer 1, and Shimokane mold 15a, this exfoliates on the subsequent tape for dicing support, or is removed by rear-face grinding.

[0032] Subsequently, the field by the side of the mould shaping resin 19 of the semi-conductor wafer 1 picked out from the mould shaping metal mold 15 is

ground by abrasive materials, such as cerium oxide, as shown in drawing 3 (b), the solder bump's 10 polished surface is exposed on mould shaping resin 19 front face, and thickness of mould shaping resin 19 is set to about 30 micrometers. In addition, rear-face polish of the semi-conductor wafer 1 is carried out if needed at this time, thinning (from 400 micrometers to for example, 100 micrometers) is carried out, and it is good after that as for thickness (it is about 80-100 micrometers about the thickness of the whole including mould shaping resin 19) which is predetermined by double-sided polish. Moreover, the need is accepted and it is HF-HNO₃. The etching reagent of a system may perform silicon etching lightly (about several micrometers), polish distortion may be removed, and chip reinforcement may be raised further.

[0033] Subsequently, by the electroless deposition method, as shown in drawing 3 (c), the flash plate gold plate layer 12 with a thickness of about 0.02-0.03 micrometers is formed on the solder bump 10. Then, the support tape 13 for dicing with a thickness of about 90 micrometers is pasted together like a previous example at the rear face (underside) of the semi-conductor wafer 1. Then, transparency or translucent mould shaping resin 19 is spaced like a previous example, the alignment mark 5 for dicing is detected, as shown in drawing 3 (d)

based on this, full cutting dicing processing of the conditions which cut about 30-40 micrometers of support tapes 13 for dicing deeply with the dicing blade 14 is performed, and it divides into each semiconductor chip, and a plastic molded type semiconductor device is obtained.

[0034] Since dicing processing is performed based on the alignment mark 5 for dicing which spaced a bonnet and this mould shaping resin 19, and detected the semiconductor chip front face with transparency or translucent mould shaping resin 19 and it divides into each semiconductor chip even if it is in the manufacture approach of such a plastic molded type semiconductor device, it can pelletize at exact dicing and, thereby, the chip-size package of a high yield, high quality, and high-reliability can be obtained.

[0035] In addition, it may be made to mount in a substrate using the anisotropy electric conduction film, without forming another solder bump on the solder bump 10, without forming the flash plate gold plate layer 12 on the solder bump 10, and forming especially the flash plate gold plate layer 12 also in this example, like a previous example. Moreover, although compression mold shaping was performed in this example, it can replace with this as a fabricating method, and the transfer mold fabricating method, the injection-molding method, an extrusion-molding method,

etc. can also be adopted. However, since there is no gold streak on a semiconductor chip and only the solder bump or the golden ball bump is formed, it is desirable for a process condition to adopt the simple compression mold fabricating method.

[0036] Drawing 6 (a) - (e) is drawing for explaining the example of the 3rd operation gestalt of the manufacture approach of the plastic molded type semiconductor device according to claim 8 in this invention. In this example, the 6 "-12" phi semi-conductor wafer 20 made from silicon with a thickness [finishing / rear-face grinding] of about 400 micrometers which formed many semiconductor chips (graphic display abbreviation) like the example shown in drawing 1 as shown in drawing 6 (a) is prepared. the condition of having exposed to this semi-conductor wafer 20 the aluminum pad (aluminum pad) 21 formed in the semiconductor chip -- Si3 N4 from -- the becoming surface protective coat 22 is formed, and as a semiconductor chip is divided separately, the scribe line 23 with a width of face of about 80-100 micrometers is formed, and on the surface protective coat 22, the auto alignment mark 24 for dicing of the Red Cross mark is further formed by aluminum film.

[0037] And the golden ball bump 25 with an outer diameter [of 80-90 micrometers] and a height of 50-60

micrometers is formed by the wire bonder on the aluminum pad 21 of the semi-conductor wafer 20 which carried out in this way and was prepared. Subsequently, like the example shown in drawing 1 , as shown in drawing 6 (b), transparence or the translucent resin protective coat 26 with a thickness of about 5-10 micrometers is formed all over the top face of the semi-conductor wafer 20. It considers as the thing same about this resin protective coat 26 as the resin protective coat 11 shown in drawing 1 , and suppose that it is the same also about the method of forming 1. Moreover, it may replace with formation of the resin protective coat 26, and like the example shown in drawing 3 , as shown in drawing 6 (c), transparence or translucent mould shaping resin 27 with an almost same thickness [as the golden ball bump 25] of about 50-60 micrometers may be formed all over the top face of the semi-conductor wafer 20.

[0038] Subsequently, polish processing is performed like the example shown in drawing 1 , or the example shown in drawing 3 , and as shown in drawing 6 (d), while making mould shaping resin 27 into predetermined about thickness, for example, 30 micrometers, the golden ball bump's 25 height is also set to about 30 micrometers. In addition, about this golden ball bump's 25 height, it can change suitably.

[0039] Then, the support tape 28 for

dicing with a thickness of about 90 micrometers is pasted together like a previous example at the rear face (underside) of the semi-conductor wafer 1. Then, space the resin protective coat 26 or mould shaping resin 27 like a previous example, and the alignment mark 24 for dicing is detected. As shown in drawing 6 (e) based on this, full cutting dicing processing of the conditions which cut about 30-40 micrometers of support tapes 28 for dicing deeply with the dicing blade 14 is performed, and it divides into each semiconductor chip, and a plastic molded type semiconductor device is obtained.

[0040] Since dicing processing is performed based on the alignment mark 24 for dicing which spaced a bonnet, this resin protective coat 26, or mould shaping resin 27, and detected the semiconductor chip front face with transparence, the translucent resin protective coat 26, or mould shaping resin 27 and it divides into each semiconductor chip even if it is in the manufacture approach of such a plastic molded type semiconductor device, it can pelletize at exact dicing and, thereby, the chip-size package of a high yield, high quality, and high-reliability can be obtained.

[0041] Drawing 7 (a) - (d) is drawing for explaining the example of the 4th operation gestalt of the manufacture approach of the plastic molded type semiconductor device according to claim 8 in this invention. In this example, the

semi-conductor wafer 1 of 6 made from silicon with a thickness [finishing / rear-face grinding] of about 400 micrometers which formed many semiconductor chips (graphic display abbreviation) like the example shown in drawing 1 as shown in drawing 7 (a) - 12 inch phi is prepared. Next, like the example shown in drawing 1 (a) - (e), as shown in drawing 7 (a), the solder bump 10 is formed. In addition, it replaces with this solder bump's 10 formation, and you may make it form the golden ball bump 25 in this using the semi-conductor wafer 20 like the example shown in drawing 6 (a). (In the case of the semi-conductor wafer 1, it explains below.)

[0042] Subsequently, as shown in drawing 7 (b), the dam (wall) 29 which becomes the periphery of the semi-conductor wafer 1 from the high resin of ***** is formed by the dispensing applying method. As resin for this dam 29 formation, transparence, translucent or opaque polyimide, epoxy, an acrylic, epoxy acrylate, silicone, polyimide silicone, etc. are used.

[0043] Subsequently, potting of transparence or the translucent resin is carried out on the semi-conductor wafer 1, and as the resin for dams and coincidence are made to harden this on predetermined conditions and it is shown in drawing 7 (c), transparence or the translucent resin protective coat 30 is formed. As resin for this resin protective

coat 30 formation, transparency or translucent polyimide, epoxy, an acrylic, epoxy acrylate, silicone, polyimide silicone, etc. are used. In addition, about the transparency or the translucent resin the resin for the dam 29 aforementioned formation, and for resin protective coat 30, it is desirable to use the resin which is a UV irradiation hardening mold and is a heat hardening mold, and heating for 30 - 60 minutes is taken at 80-130 degrees C with the UV irradiation of 2000-3000 (mJ/cm²) as hardening conditions in that case, for example.

[0044] Subsequently, polish processing is carried out like the example shown in drawing 1 (a) - (e), and as shown in drawing 7 (d), a dam 29, the resin protective coat 30, and the solder bump 10 (or golden ball bump 25) are processed into predetermined height (for example, about 30 micrometers). Then, the resin protective coat 30 is spaced like the example shown in drawing 1 (a) - (e), the alignment mark for dicing (graphic display abbreviation) is detected, with a dicing blade as shown in drawing 3 (d) based on this, full cutting dicing processing is performed, it divides into each semiconductor chip, and a plastic molded type semiconductor device is obtained.

[0045] Since dicing processing is performed based on the alignment mark for dicing which spaced a bonnet and this resin protective coat 30, and detected the

semiconductor chip front face by transparency or the translucent resin protective coat 30 and it divides into each semiconductor chip even if it is in the manufacture approach of such a plastic molded type semiconductor device, it can pelletize at exact dicing and, thereby, the chip-size package of a high yield, high quality, and high-reliability can be obtained.

[0046] Drawing 8 (a) - (d) is drawing for explaining the example of the 5th operation gestalt of the manufacture approach of the plastic molded type semiconductor device according to claim 8 in this invention. In this example, like the example shown in drawing 1, as shown in drawing 8 (a), the solder bump 10 is formed on the semi-conductor wafer 1 of 6 - 12 inch phi, it continues, and the resin protective coat 11 or mould shaping resin 19 is formed with transparency or translucent resin, and after performing polish processing further, the flash plate gold plate layer 12 is formed. In addition, as a semi-conductor wafer 1, a thing with a thickness of about 700-800 micrometers is used in this example.

[0047] Next, it is transparent to the side in which the flash plate gold plate layer 12 was formed, and the UV irradiation hardening mold tape 31 of heat shrink nature is pasted together to it. As this UV irradiation hardening mold tape 31, what consists of a uniaxial-stretching base film with a thickness of about 40 micrometers

and acrylic UV irradiation hardening mold adhesives with a thickness of about 40 micrometers is used, for example.

[0048] Subsequently, as shown in drawing 8 (b), thinning of the rear face of the semi-conductor wafer 1 is carried out to about 100 micrometers in thickness by the grinding method and the etching method. An infeed grinding method, 1 shaft #400 perform 400-micrometer thickness finishing, subsequently biaxial #2000 perform 200-micrometer thickness finishing, and, specifically, 100-micrometer thickness finishing is first performed by the etching method after that.

[0049] Subsequently, as shown in drawing 8 (c), the support tape 13 for dicing with a thickness of about 90 micrometers is pasted together at the rear face (underside) of the semi-conductor wafer 1. Then, the resin protective coat 11 or mould shaping resin 19 is spaced with the condition of having pasted the UV irradiation hardening mold tape 31 together, the alignment mark 5 for dicing is detected, full cutting dicing processing of the conditions which cut about 30-40 micrometers of support tapes 13 for dicing deeply with the dicing blade 14 based on this is performed, it divides into each semiconductor chip, and a plastic molded type semiconductor device is obtained.

[0050] Subsequently, they are ultraviolet rays to the support tape 13 for dicing, and

the UV irradiation hardening mold tape 31 200 - 400 mJ/cm² Hardening processing is irradiated and carried out. Then, as shown in drawing 8 (d), vacuum adsorption maintenance of the plastic molded type semiconductor device 32 is carried out by the semi-conductor wafer 1 side using a collet 33. It blows by about 120-150-degree C hot blast, self-exfoliation of the UV irradiation hardening mold tape 31 of heat shrink nature is carried out, and this plastic molded type semiconductor device 32 is mounted on a predetermined part.

[0051] Since dicing processing is performed based on the alignment mark 5 for dicing which spaced a bonnet, this resin protective coat 11, or mould shaping resin 19, and detected the semiconductor chip front face with transparence, the translucent resin protective coat 11, or mould shaping resin 19 and it divides into each semiconductor chip even if it is in the manufacture approach of such a plastic molded type semiconductor device, it can pelletize at exact dicing and, thereby, the chip-size package of a high yield, high quality, and high-reliability can be obtained. Moreover, if solder bump 10 front face is protected now using the UV irradiation hardening mold tape 31 of heat shrink nature without the paste remaining problem, at the time of mounting to a mounting substrate, a sex with solder becomes good, and a chip crack and a chip can also be prevented.

productivity and quality and reliability can be improved by this, and a cost cut can be aimed at.

[0052] In addition, although not clearly written especially in said example of an operation gestalt, the area pad which the peripheral pad arranged at a chip periphery is sufficient as, and is rearranged about the electrode pad 2 of a semiconductor chip by the suitable location in a chip is sufficient.

[0053]

[Effect of the Invention] Since the plastic molded type semiconductor device of this invention can perform dicing processing based on the alignment mark for dicing which spaced and detected this resin protective coat or mould shaping resin on the occasion of manufacture of this since the semiconductor chip front face was covered by transparence, the translucent resin protective coat, or mould shaping resin and can divide it into each semiconductor chip as explained above, it becomes the chip-size package of a high yield, high quality, and high-reliability by performing pelletizing by exact dicing. Moreover, since the semiconductor chip is protected by the resin protective coat or mould shaping resin, the damage to a chip side decreases, moisture resistance also improves, and quality and dependability improve.

[0054] furthermore, when it turns out to be poor in the functional test and bar in of a chip after connecting with a mounting

substrate by the bonder for flip chips at the former Although newly carried the bare chip, it checked that it was an excellent article, closure resin was poured in between the chip and the mounting substrate and it had hardened after having applied the mechanical force, or having heated, having removed the connection ingredient, removing the chip and washing a mounting substrate Since the resin seal of the plastic molded type semiconductor device of this invention has already been carried out, an impregnation + hardening activity is unnecessary and it becomes that productivity, and whose quality and dependability improved. And since a clearance is between a chip and a mounting substrate, the stress to the bump by the difference of the coefficient of thermal expansion of a chip and a mounting substrate decreases, and the dependability of bump connection increases. Moreover, since a clearance is between a chip and a mounting substrate, exchange of a defect chip is easy and washing of a mounting substrate is easy.

[0055] The manufacture approach of the plastic molded type semiconductor device according to claim 3 in this invention Since it is the approach which covered the semiconductor chip front face with transparence, a translucent resin protective coat, or mould shaping resin Since it becomes possible to space this resin protective coat or mould shaping

resin, and to check the auto alignment mark for dicing by looking, therefore dicing processing can be performed based on this auto alignment mark for dicing. The PERETA rise in exact dicing can be performed, and the chip-size package of a high yield, high quality, and high-reliability can be obtained.

[0056] The manufacture approach of the plastic molded type semiconductor device according to claim 7 in this invention performs dicing processing based on the alignment mark for dicing which spaced a bonnet, this resin protective coat, or mould shaping resin, and detected the semiconductor chip front face with transparence, a translucent resin protective coat, or mould shaping resin, since it is an approach divided into each semiconductor chip, can perform pelletizing by exact dicing and, thereby, can obtain the chip-size package of a high yield, high quality, and high-reliability.

[0057] moreover, the exposed surface of a bump or a golden ball -- precision grinding -- or if polish finishing is carried out, surface smoothness becomes high, and mounting to a printed circuit board etc. comes be made as for it to high degree of accuracy, and, thereby, it can improve productivity and quality and reliability. Moreover, if the bump before closing by the resin protective coat or mould shaping resin, or the semiconductor wafer with a golden ball is processed by the silane coupling agent,

since adhesion with a resin protective coat or mould shaping resin and the passivation film, or a bump or a golden ball will improve, quality and reliability can be improved.

[0058] Moreover, the epoxy system of the fluoridation, a polyimide system, acrylic resin shaping, then water repellence can increase, the solder bump corrosion by the moisture encroachment from the outside, aluminum corrosion, etc. can be reduced, using resin protective coats, such as a polyimide system of the fluoridation, an epoxy system, and acrylic, and quality and reliability can be improved. Moreover, if only an excellent article chip forms the stud bump of a golden ball, by having covered the semiconductor chip front face with a resin protective coat or mould shaping resin, GO/NG distinction of a chip can be made easy and productivity can be improved.

[0059] Moreover, if the film with high thermal resistance which carried out the Teflon coat and gas barrier property is inserted between top metal mold, the fused transparence resin and the bump, or the golden ball in case compression mold shaping is performed, although between these will stick, it can exfoliate easily by the mold-release characteristic of Teflon (tetrafluoroethylene resin), therefore workability can be improved. Moreover, since thermal resistance and the mold-release characteristic are high and this film can be used repeatedly, the

cost cut of it is attained. Moreover, thickness of a package can be made thin to arbitration compared with the various conventional methods, and multistage mounting to a memory card etc., mounting to the card of an ISO standard, etc. can be enabled.

[0060] Moreover, package size and a chip can be made into the same size, a component-side product can be made small, and, thereby, high density assembly becomes possible. Moreover, since wirebonding to a lead becomes unnecessary, arrangement of an electrode pad becomes comparatively free and a response of a FERARU pad and an area pad becomes easy very. Therefore, it becomes unnecessary to carry out useless leading about of a circuit, and much more high integration of a semiconductor chip can be realized. Moreover, when performing the package reflow soldering and thermocompression bonding by hot blast, infrared radiation, etc., since the chip front face is exposed, the heat-conduction effectiveness to a bump can be high, and productivity can be improved by the ability mounting conventionally in a short time.

[0061] Moreover, since it does not have the leadframe, processes, such as die bonding and lead processing, become unnecessary, and lead deflection, a copra nullity, and the defect resulting from lead plating or a leadframe are also canceled further. Therefore, material cost abolition

of a yield, quality, a productivity drive, Ag paste, a leadframe, etc., a die bonder (in the case of a solder bump, a wire bonder is also unnecessary.) However, in the case of a stud bump, a golden ball bonder is the need. The plant and equipment investment cutback by lead work timber needlessness and a large cost cut according to production lead time compaction etc. further are realizable.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] (a) - (e) is an important section sectional side elevation for explaining the example of the 1st operation gestalt of the manufacture approach of the plastic molded type semiconductor device of this invention in order of a process.

[Drawing 2] (a) - (c) is an important section sectional side elevation for explaining the process following drawing 1 (e).

[Drawing 3] (a) - (d) is an important section sectional side elevation for explaining the example of the 2nd operation gestalt of the manufacture approach of the plastic molded type semiconductor device of this invention in order of a process.

[Drawing 4] (a) - (c) is drawing for

explaining the process of a mould shaping resin seal in the example shown in drawing 2.

[Drawing 5] It is the outline block diagram of mould shaping metal mold.

[Drawing 6] (a) - (e) is an important section sectional side elevation for explaining the example of the 3rd operation gestalt of the manufacture approach of the plastic molded type semiconductor device of this invention in order of a process.

[Drawing 7] (a) - (d) is an important section sectional side elevation for explaining the example of the 4th operation gestalt of the manufacture approach of the plastic molded type semiconductor device of this invention in order of a process.

[Drawing 8] (a) - (d) is an important section sectional side elevation for explaining the example of the 5th operation gestalt of the manufacture approach of the plastic molded type semiconductor device of this invention in order of a process.

[Description of Notations]

1 20 [-- A resin protective coat, 17 / -- 19 A mold releasing film, 27 / -- Mould shaping resin, 25 / -- A golden ball bump, 32 / -- Plastic molded type semiconductor device] -- 5 A semi-conductor wafer, 24 -- The auto alignment mark for dicing, 10 -- A solder bump, 11, 26, 30

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-40773

(P2000-40773A)

(43) 公開日 平成12年2月8日(2000.2.8)

(51) Int.Cl. ⁷	識別記号	F I	テマコード*(参考)
H 0 1 L 23/28		H 0 1 L 23/28	Z 4 M 1 0 9
21/304	6 2 2	21/304	6 2 2 X 5 F 0 6 1
21/56		21/56	T
			R
21/301		21/78	

審査請求 未請求 請求項の数23 O L (全 12 頁) 最終頁に続く

(21) 出願番号 特願平10-207476

(22) 出願日 平成10年7月23日(1998.7.23)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 山中 英雄

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(74) 代理人 100086298

弁理士 船橋 國則

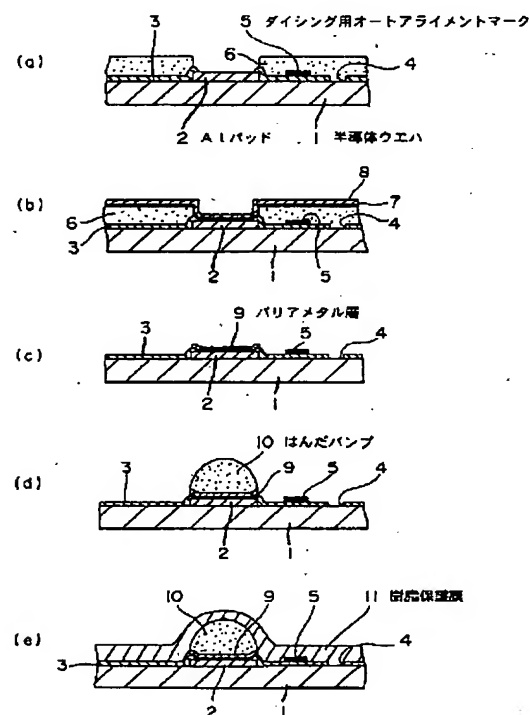
最終頁に続く

(54) 【発明の名称】 樹脂封止型半導体装置とその製造方法

(57) 【要約】

【課題】 ダイシング用オートアライメントマークが隠されてしまうことを防止してダイシングでのペレタイズを良好にできるようにした、樹脂封止型半導体装置およびその製造方法の提供が望まれている。

【解決手段】 基板1上に形成された半導体チップの電極2上にバンプ10または金ボールが設けられるとともに、半導体チップ表面が透明または半透明の樹脂保護膜11あるいはモールド成形樹脂で覆われてなる樹脂封止型半導体装置である。バンプ10または金ボールが、樹脂保護膜11あるいはモールド樹脂の表面に露出している。



(2)

【特許請求の範囲】

【請求項 1】 基板上に形成された半導体チップの電極上にバンパまたは金ボールが設けられるとともに、該半導体チップ表面が透明または半透明の樹脂保護膜あるいはモールド成形樹脂で覆われてなり、

前記バンパまたは金ボールが、前記樹脂保護膜あるいはモールド成形樹脂の表面に露出していることを特徴とする樹脂封止型半導体装置。

【請求項 2】 前記樹脂保護膜あるいはモールド成形樹脂は、フッ素添加材料からなることを特徴とする請求項 1 記載の樹脂封止型半導体装置。

【請求項 3】 基板上に形成された半導体チップの電極上にバンパまたは金ボールを形成し、
次いで、該半導体チップ表面を透明または半透明の樹脂保護膜あるいはモールド成形樹脂で覆い、
その後、前記バンパまたは金ボールを、前記樹脂保護膜あるいはモールド成形樹脂の表面に露出させることを特徴とする樹脂封止型半導体装置の製造方法。

【請求項 4】 半導体チップ表面を樹脂保護膜あるいはモールド成形樹脂で覆った後、該樹脂保護膜あるいはモールド成形樹脂の表面を研削または研磨し、該樹脂保護膜あるいはモールド成形樹脂の表面から前記バンパまたは金ボールを露出させることを特徴とする請求項 3 記載の樹脂封止型半導体装置の製造方法。

【請求項 5】 前記樹脂保護膜あるいはモールド成形樹脂は、フッ素添加材料からなることを特徴とする請求項 3 記載の樹脂封止型半導体装置の製造方法。

【請求項 6】 半導体チップ表面を透明または半透明の樹脂保護膜あるいはモールド成形樹脂で覆う前に、基板上をシランカップリング剤で処理することを特徴とする請求項 3 記載の樹脂封止型半導体装置の製造方法。

【請求項 7】 基板上に半導体チップを複数形成するとともにダイシング用アライメントマークを形成し、前記半導体チップ表面を透明または半透明の樹脂保護膜あるいはモールド成形樹脂で覆い、半導体チップの電極上に形成したバンパまたは金ボールを、前記樹脂保護膜あるいはモールド成形樹脂の表面に露出させてなる半導体ウエハに、前記樹脂保護膜あるいはモールド成形樹脂を透して検出したダイシング用アライメントマークを基にダイシング処理を施し、各半導体チップに分割することを特徴とする樹脂封止型半導体装置の製造方法。

【請求項 8】 前記ダイシングを、デュアルダイサーを用いて前記樹脂保護膜あるいはモールド成形樹脂をテープ状にカットするベベルカット、あるいは基板より幅広にカットするステップカットで行うことを特徴とする請求項 7 記載の樹脂封止型半導体装置の製造方法。

【請求項 9】 半導体チップ表面をモールド成形樹脂で覆った場合に、このモールド樹脂成形を真空成形法で行うことを特徴とする請求項 7 記載の樹脂封止型半導体装置の製造方法。

2

【請求項 10】 モールド樹脂成形を真空成形法で行う際、上モールド金型とバンパまたは金ボールを形成した半導体ウエハとの間に、離型性樹脂をコーティングした耐熱性で高ガスバリア性のフィルムを挿入することを特徴とする請求項 9 記載の樹脂封止型半導体装置の製造方法。

【請求項 11】 前記モールド樹脂成形に用いる上モールド金型および下モールド金型の内面には、電解または無電解メッキによりニッケル中に四フッ化エチレン樹脂または窒化ホウ素を共析させて形成した、複合メッキ層によって離型処理が施されてなることを特徴とする請求項 9 記載の樹脂封止型半導体装置の製造方法。

【請求項 12】 前記樹脂保護膜あるいはモールド成形樹脂は、フッ素添加材料からなることを特徴とする請求項 7 記載の樹脂封止型半導体装置の製造方法。

【請求項 13】 半導体チップ表面を透明または半透明の樹脂保護膜あるいはモールド成形樹脂で覆う前に、基板上をシランカップリング剤で処理することを特徴とする請求項 7 記載の樹脂封止型半導体装置の製造方法。

【請求項 14】 コーティングした樹脂保護膜を加圧加熱又は減圧加熱で脱泡処理した後に、所定条件で硬化することを特徴とする請求項 7 記載の樹脂封止型半導体装置の製造方法。

【請求項 15】 樹脂保護膜又はモールド成形樹脂面から露出したはんだバンパ上に、はんだペーストのスクリーン印刷及びリフロー処理によって新たなはんだバンパを形成することを特徴とする請求項 7 記載の樹脂封止型半導体装置の製造方法。

【請求項 16】 前記樹脂保護膜又はモールド成形樹脂面から露出したはんだバンパは、新たなはんだバンパより融点が高いことを特徴とする請求項 15 記載の樹脂封止型半導体装置の製造方法。

【請求項 17】 樹脂保護膜厚ははんだバンパ又はボールバンパ高さと同じかそれ以下であることを特徴とする請求項 7 記載の樹脂封止型半導体装置の製造方法。

【請求項 18】 コンプレッションモールド法、トランスファーモールド法、射出成形法、押出し法、ポッティング法等によりモールド成形樹脂を成形することを特徴とする請求項 7 記載の樹脂封止型半導体装置の製造方法。

【請求項 19】 コンプレッションモールド法、トランスファーモールド法において、真空成形することを特徴とする請求項 7 記載の樹脂封止型半導体装置の製造方法。

【請求項 20】 コンプレッションモールド法、トランスファーモールド法において、顆粒樹脂を用い、真空成形することを特徴とする請求項 7 記載の樹脂封止型半導体装置の製造方法。

【請求項 21】 コンプレッションモールド法、トランスファーモールド法において、下金型に真空引き穴を設

50

(3)

3
けて真空成形することを特徴とする請求項7記載の樹脂封止型半導体装置の製造方法。

【請求項22】 ダイシング支持用の接着力が高い紫外線照射硬化型テープを貼合し、半導体ウエハ裏面の露出した十字パターンをアライメントマークとしてフルカットダイシングし、接着力が高い紫外線照射硬化型テープを貼合したまま半導体チップをキャリアテープにマウントし、その後、真空吸着コレットでピックアップするときに、前記の接着力が高い紫外線照射硬化型テープを剥離し、実装基板へマウントすることを特徴とする請求項7記載の樹脂封止型半導体装置の製造方法。

【請求項23】 熱シュリンク性紫外線照射硬化型テープ表面保護の裏面研削と裏面研磨で所望のウエハ厚とし、半導体ウエハ裏面に露出した十字パターンをアライメントマークとしてフルカットダイシングし、熱シュリンク性紫外線照射硬化型テープを貼合したまま真空吸着コレットでピックアップし、熱風ブローで熱シュリンク自己剥離させた後に、実装基板へマウントすることを特徴とする請求項7記載の樹脂封止型半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、高品質、高信頼性の樹脂封止型半導体装置とその製造方法に関する。

【0002】

【従来の技術】ICカードやメモリーカード用パッケージ等に最適な薄型の樹脂封止型半導体装置として、特開平8-64725号公報に記載された技術が知られている。この技術は、半導体チップの電極上にバンパまたは金ボールを形成し、該バンパまたは金ボールをモールド成形樹脂の表面に露出させた樹脂封止型半導体装置に関するものであり、バンパまたは金ボールがモールド成形樹脂表面に露出していなかったり、十分な露出面積が得られないときには、必要に応じてモールド成形樹脂表面を研削し、バンパまたは金ボールを露出させるようにした技術を開示するものである。

【0003】

【発明が解決しようとする課題】ところで、この公報に記載された技術では、バンパまたは金ボールをモールド成形樹脂の表面に露出させた後、半導体チップを多数形成してなる半導体ウエハにダイシングを施して各半導体チップを単体にするとしているが、このモールド成形樹脂の性状、例えば色や材質については公報に記載がなく、したがってその開示がなされていない。

【0004】もし、このモールド成形樹脂が一般のIC用であるとすれば、黒色のエポキシ系樹脂であることから、半導体ウエハ内に設けられたダイシング用オートアライメントマークが隠されて見え、したがってダイシングでのペレタイズができないことになる。また、露出した該バンパまたは金ボールをダイシング用オートアラ

4

イメントマークに代用しようとしても、これらはその大きさや位置が不揃いであるため誤検出が起り易く、これにより正確なダイシングでのペレタイズができず、不良チップが多発してしまう恐れがある。

【0005】また、前記技術と同様の技術として、近時、スーパーCSP (Chip Size Package) という名称のチップサイズ実装が提供されている。(Super CSP ; A BGA Type Real Chip Size Package Using a New Encapsulation Method. Proceeding of the Pan pacific Microelectronics Symposium. pp415~420, Feb, 1998)

しかしながら、この文献においても封止樹脂の性状(特に色)が明示されておらず、半導体ウエハ内に設けられたダイシング用オートアライメントマークによる正確なダイシングでのペレタイズができているのか不明である。もし、前述した場合のように露出したバンパをダイシング用オートアライメントマークにしようとしても、この文献の技術では樹脂表面を研削または研磨処理していないので、露出したバンパがますます不揃いになり、より誤検出が起り易くなってしまふ。

【0006】本発明は前記事情に鑑みてなされたもので、その目的とするところは、ダイシング用オートアライメントマークが隠されてしまうことを防止してダイシングでのペレタイズを良好にできるようにした樹脂封止型半導体装置およびその製造方法を提供するとともに、バンパ及び表面保護膜/モールド樹脂が形成された任意のチップ厚のチップサイズパッケージを提供することにある。

【0007】

【課題を解決するための手段】本発明の樹脂封止型半導体装置では、基板上に形成された半導体チップの電極上にバンパまたは金ボールが設けられるとともに、該半導体チップ表面が透明または半透明の樹脂保護膜あるいはモールド成形樹脂で覆われてなり、前記バンパまたは金ボールが、前記樹脂保護膜あるいはモールド成形樹脂の表面に露出していることを前記課題の解決手段とした。

【0008】この樹脂封止型半導体装置によれば、半導体チップ表面が透明または半透明の樹脂保護膜あるいはモールド成形樹脂で覆われているので、これを半導体ウエハから製造するに際して、この透明または半透明の樹脂保護膜あるいはモールド成形樹脂を透してダイシング用オートアライメントマークを視認するのが可能になる。

【0009】本発明における請求項3記載の樹脂封止型半導体装置の製造方法では、基板上に形成された半導体チップの電極上にバンパまたは金ボールを形成し、次いで、該半導体チップ表面を透明または半透明の樹脂保護膜あるいはモールド成形樹脂で覆い、その後、前記バンパまたは金ボールを、前記樹脂保護膜あるいはモールド成形樹脂の表面に露出させることを前記課題の解決手段

5

とした。

【0010】この製造方法によれば、透明または半透明の樹脂保護膜あるいはモールド成形樹脂によって半導体チップ表面を覆うので、この透明または半透明の樹脂保護膜あるいはモールド成形樹脂を透してダイシング用オートアライメントマークを視認するのが可能になる。

【0011】本発明における請求項7記載の樹脂封止型半導体装置の製造方法では、基板上に半導体チップを複数形成するとともにダイシング用アライメントマークを形成し、前記半導体チップ表面を透明または半透明の樹脂保護膜あるいはモールド成形樹脂で覆い、半導体チップの電極上に形成したバンプまたは金ボールを、前記樹脂保護膜あるいはモールド成形樹脂の表面に露出させる半導体ウエハに、前記樹脂保護膜あるいはモールド成形樹脂を透して検出したダイシング用アライメントマークを基にダイシング処理を施し、各半導体チップに分割することを前記課題の解決手段とした。

【0012】この製造方法によれば、透明または半透明の樹脂保護膜あるいはモールド成形樹脂によって半導体チップ表面を覆い、この樹脂保護膜あるいはモールド成形樹脂を透して検出したダイシング用アライメントマークを基にダイシング処理を施し、各半導体チップに分割するので、正確なダイシングでのペレタイズが可能になる。

【0013】

【発明の実施の形態】以下、本発明を詳しく説明する。図1(a)～(e)、図2(a)～(c)は本発明における請求項8記載の樹脂封止型半導体装置の製造方法の第1実施形態例を説明するための図である。この例では、図1(a)に示すように半導体チップ(図示略)を多数形成した6～12インチφ、裏面研削溝済の厚さ400μm程度のシリコン製の半導体ウエハ(基板)1を用意する。この半導体ウエハ1には、半導体チップの電極となるアルミニウムパッド(A1パッド)2を露出した状態で厚さ0.5～1.0μm程度のパッシベーション膜3が形成され、また半導体チップを個々に区画するようにして幅80～100μm程度のスクライブライン4が形成されており、さらにパッシベーション膜3上には例えば赤十字マークのダイシング用オートアライメントマーク5がA1膜で形成されている。そして、公知のフォトリソグラフィ技術により、A1パッド2の直上部を除く位置にレジスト膜6を形成する。

【0014】次に、半導体ウエハ1の上面全面に蒸着法あるいはスパッタリング法によってクロム(Cr)膜7を50～100nm程度の厚さに形成し、続いて銅(Cu)膜8を1～2μm程度の厚さに形成する。ここで、Cr膜7はA1パッド2とCu膜8との密着性を高めるためのものである。続いて、レジスト膜6を除去するリフトオフ法によって該レジスト膜6上の不要なCr膜7およびCu膜8を除去し、図1(c)に示すようにA1

(4)

6

パッド2上にもみCrとCuとの積層膜からなるバリアメタル層9を形成する。

【0015】次いで、図1(d)に示すようにこのバリアメタル層9上に高さ80～100μm程度のはんだバンプ10を形成する。このはんだバンプ10の形成法としては、スーパージャフィット法やスーパースOLDER法、ビームSOLDERPC法などの従来公知の形成法が採用可能である。ここで、スーパージャフィット法とは、バリアメタル層9表面を薬剤で処理して粘着性皮膜を形成し、この粘着性皮膜をはんだ粉と接触させることによって該バリアメタル層9表面にはんだ粉末を付着させ、これからはんだバンプ10を形成する方法であり、鉛(Pb)フリーのSn-Ag系やSn-Zn系のはんだからなるバンプ10が形成される。

【0016】スーパースOLDER法は、はんだ粉を系中に含まず、有機酸鉛と有機酸錫とから反応によってペースト中にはんだを合成し、銅上に析出させてはんだバンプ10を形成する方法であり、Sn-Pb系のはんだからなるバンプ10が形成される。ビームSOLDERPC法は、下地の銅と錫および鉛が構成するガルバニ電池に基づく置換反応により、すずおよび鉛を銅表面に析出させて皮膜を形成し、これから電解メッキによりはんだバンプ10を形成する方法であり、Sn-Pb系のはんだからなるバンプ10が形成される。

【0017】このようにしてはんだバンプ10を形成したら、図1(e)に示すように半導体ウエハ1の上面全面に厚さ5～10μm程度の透明または半透明の樹脂保護膜11を形成する。この樹脂保護膜11は、ポリイミド、エポキシ、エポキシアクリレート、アクリル、シリコーン、ポリイミドシリコーン等の透明または半透明の樹脂からなるもので、その形成法としては、該透明または半透明の樹脂からなるコーティング剤を半導体ウエハ1の上面にスピンコートし、所定の条件で硬化処理するといった手法が採用される。このようにして樹脂保護膜11を形成すると、はんだバンプ10はこの樹脂保護膜11に覆われた状態となる。硬化前に樹脂保護膜中に存在する気泡を除去し、半導体ウエハ表面及びバンプとの密着性向上の為に、加圧加熱又は減圧加熱の脱泡処理を施すのが望ましい。加熱は、硬化温度以下、例えば50～80℃、加圧は5～10kg/cm²の空気又はN₂ガス、減圧は10⁻²～1Torrの真空条件が望ましい。

【0018】なお、この樹脂保護膜11の形成により、半導体ウエハ1上のダイシング用オートアライメントマーク5やスクライブライン4も該樹脂保護膜11に覆われているが、これらダイシング用オートアライメントマーク5やスクライブライン4は、透明または半透明である樹脂保護膜11を透して視認可能になっているのはもちろんである。すなわち、「透明または半透明」とした記載は、本明細書中においては、その下地が視認可能と

(5)

なる程度の透明度を有する状態を意味しているのである。

【0019】ここで、硬化処理として具体的には、透明または半透明のポリイミドの場合では180～200℃で1時間程度加熱硬化処理し、透明または半透明のエポキシの場合では120～150℃で2～3時間程度加熱硬化処理し、透明または半透明のシリコンの場合では150～160℃1時間程度加熱硬化処理する。また、透明または半透明のエポキシの場合、2000～3000 (mJ/cm²) 程度紫外線照射硬化処理した後、100～130℃で30分間程度加熱硬化処理してもよい。さらに、透明または半透明のアクリルの場合、1000～3000 (mJ/cm²) 程度紫外線照射硬化処理してもよく、透明または半透明のエポキシアクリレートの場合、2000～3000 (mJ/cm²) 程度紫外線照射硬化処理した後、80～100℃で60分間程度加熱硬化処理してもよい。

【0020】次いで、ウレタン発泡体または不織布基材の研磨クロスと酸化セリウム系スラリーにより、樹脂保護膜11およびはんだバンプ10を樹脂保護膜11が50μm程度の厚さとなるように研磨処理し、図2(a)に示すようにはんだバンプ10の研磨面を樹脂保護膜11表面に露出させる。次いで、無電解メッキ法により、図2(b)に示すようにはんだバンプ10上に厚さ0.02～0.03μm程度のフラッシュ金メッキ層12を形成する。また、必要に応じて半導体ウエハの裏面研削で所定の半導体ウエハ(チップ)厚みとする。半導体ウエハ表面に紫外線照射硬化型テープを貼合し、この状態で半導体ウエハの裏面を研削、例えばインフィールド研削法では粗削り#400の450μm厚仕上げ、精密仕上げ#2000の400μm厚仕上げにより、所望の厚さの半導体ウエハを得る。

【0021】次いで、半導体ウエハ1の裏面(下面)に厚さ90μm程度のダイシング用支持テープ13を貼合する。その後、樹脂保護膜11を透して例えば赤十字マークのダイシング用アライメントマーク5を検出し、これを基にして図2(b)に示したようにダイシングブレード14によってダイシング用支持テープ13を30～40μm程度切り込む条件のフルカットダイシング処理を行い、各半導体チップに分割して樹脂封止型半導体装置を得る。

【0022】ここで、ダイシング用支持テープ13としては、剥離時のチップ割れや欠け防止のため、紫外線照射硬化型テープを用いるのが好ましく、この紫外線照射硬化型テープを用いた場合には、フルカットダイシング後、紫外線照射処理によって該テープの粘着剤を硬化し、該テープを剥離する。ダイシングについては、デュアルダイサーを用い、ダイシングブレード14aで前記樹脂保護膜11をテープ状にカットするベベルカットを行うか、あるいは半導体ウエハ1のスクラブライン幅内

8

でより幅広にカットするステップカットを行うのが、ダイシングブレード14bの寿命を延ばすことができ好ましい。特にベベルカットを行うと、樹脂保護膜11の欠け不良を低減することができより好ましい。

【0023】なお、このデュアルダイサーとして具体的には、図2(c)に示すように厚目ブレード14aと薄目ブレード14bを用いる。厚目ブレード14aはNi粒径の大きい電鍍ブレードであり、主に樹脂保護膜11や後述するモールド成形樹脂をベベル(テーパ)カットまたはステップカットするのに用いられる。一方、薄目ブレード14bは、Ni粒径の小さな電鍍ブレードであり、主に半導体ウエハ1とダイシング用支持テープ13の切断に用いられる。

【0024】このような樹脂封止型半導体装置の製造方法にあつては、樹脂保護膜11によって半導体チップ表面を覆い、この樹脂保護膜11を透して検出したダイシング用アライメントマーク5を基にダイシング処理を施し、各半導体チップに分割するので、正確なダイシングでペレタイズを行うことができ、これにより高歩留、高品質、高信頼性のチップサイズパッケージを得ることができる。

【0025】なお、前記例でははんだバンプ10上にフラッシュ金メッキ層12を形成したが、得られた樹脂封止型半導体装置が実装される基板がフラットであり、該樹脂封止型半導体装置と電気的に接続するバンプが形成されてない場合には、フラッシュ金メッキ層12の形成に代えて、樹脂保護膜11上にはんだのスクリーン印刷を行い、新たにリフロー処理することによってはんだバンプ10上に別のはんだバンプを形成してもよい。なお、はんだバンプ10は、この上に設ける別のはんだバンプよりも融点が高いのが好ましい。また、この別のはんだバンプもPbフリーのはんだが望ましい。また、特にフラッシュ金メッキ層12を形成することなく、基板への実装時には異方性導電膜を用い、これを介して樹脂封止型半導体装置のはんだバンプ10を基板の導電部に接続し、導通させるようにしてもよい。なお、マウント基板へ実装直前に、プラズマエッチング等ではんだバンプ表面の汚れや酸化膜除去をするときには、はんだバンプ表面へフラッシュ金メッキ層は不要である。

【0026】図3(a)～(d)は本発明における請求項8記載の樹脂封止型半導体装置の製造方法の第2実施形態例を説明するための図である。この例では、図1(a)～(d)に示した工程と同様にして、図3(a)に示すようにバリアメタル層9上に鉛(Pb)フリーのSn-Ag系やSn-Zn系のはんだからなるはんだバンプ10を高さ50～60μm程度に形成する。

【0027】このようにしてはんだバンプ10を形成したら、モールド金型を用いて半導体ウエハ1の上面全面をモールド成形樹脂で封止する。ここで、モールド金型による樹脂封止は図4(a)～(c)に示すようにして

9

行う。まず、図3 (a) に示したはんだパンプ10を形成してなる半導体ウエハ1を、図4 (a) に示すように下金型15a上にセットする。また、このとき、透明または半透明のエポキシ系のモールド成形樹脂材料16を、半導体ウエハ1のほぼ中央にセットしておく。そして、この下金型15a、およびこれと対をなす上金型15bを、モールド成形樹脂材料16の熱硬化温度である150~170℃に加熱しておく。なお、下金型15aと上金型15bとの間には、後述するように離型フィルム17をセットしておく。一般に、このモールド樹脂材料16は、1個又は数個の樹脂タブレットとするか、数mm程度の顆粒状樹脂としてもよいが、このときはボイド対策として真空成形が必要である。

【0028】次に、図4 (b) に示すように下金型15aと上金型15bとを合わせ、半導体ウエハ1上をモールド成形樹脂で封止する。ここで、下金型15aと上金型15bとからなるモールド成形金型15について詳述すると、このモールド成形金型15は、図5に示すように、昇降可能に構成され、その上面に離型処理が施された真空吸引穴を有する下金型15aと、この上にやはり昇降可能に構成配置され、その下面に離型処理が施された上金型15bとからなるもので、これら下金型15aと上金型15bとの間に離型フィルム17をセットするための支持リング18を備えて構成されたものである。ここで、下金型15a、上金型15bの離型処理としては、電解メッキまたは無電解メッキによるニッケル/T P F Eまたはニッケル/BN (窒化ホウ素) 共析の複合メッキ膜によって形成するのが好ましい。

【0029】支持リング18は、内側リング18aと外側リング18bとからなるもので、これらの間に離型フィルム17を挟持することによって離型フィルム17を固定するようになっている。なお、離型フィルム17としては、例えば片面あるいは両面に離型性材料、例えばテフロンをコーティングしてなる耐熱性、ガスバリア性の高いフィルム、アラミド、液晶ポリマー、ポリイミド、ポリエーテルイミド等のフィルムが用いられる。これらのテフロンコートフィルムは耐熱性が高く (テフロンの軟化温度; 約250℃)、離型性が高いので、再使用が可能となっている。

【0030】半導体ウエハ1上のモールド成形樹脂による樹脂封止は、以下のようにして行う。

(1) はんだパンプまたは金ボールの形成された半導体ウエハを下金型15aにセットし、数mm程度の大きさの顆粒樹脂を所定量半導体ウエハ上にセットする。なお、樹脂タブレットの場合は、適当な大きさの1個または数個の樹脂タブレットをセットする。

(2) 離型フィルム17を上金型15bと下金型15aで型締めする。

(3) 離型フィルム17と下金型15aでかこまれた空間の空気を真空引き口より吸引する。

(6)

10

(4) 真空引きすると同時に下金型15bを上昇させて封止金型の熱と圧力で樹脂を溶融し、半導体ウエハ表面に広げ、金型内で保持させて樹脂を熱硬化させる。このとき、溶融した樹脂中のガスや空間の空気が強制排出されるので、ボイドのない、緻密な密着性の良いモールド成形樹脂が半導体ウエハ表面に形成される。

(5) 金型から半導体ウエハが密着した離型フィルム17を取り外す。

(6) 離型フィルム17を半導体ウエハから引き剥がす。

【0031】このようなモールド成形金型15によってモールド樹脂成形による樹脂封止を行ったら、図4

(c) に示すように上金型15bと下金型15aとを離間させる。このとき、離型フィルム17はそのテフロンコーティング面が半導体ウエハ1のモールド成形樹脂面に当接させられているため、離型が支障なく容易になれる。なお、離型フィルム17は柔軟性があるので、半導体ウエハ1表面上のはんだパンプ10は、その頂部がモールド成形樹脂に覆われることなくわずかに突出した状態で露出したものとなる。また、半導体ウエハ1の裏面と下金型15aとの間にもモールド成形樹脂19が若干入り込むが、これは、その後のダイシング支持用テープで剥離されるか、または裏面研磨によって除去される。

【0032】次いで、モールド成形金型15から取り出した半導体ウエハ1のモールド成形樹脂19側の面を酸化セリウム等の研磨剤で研磨し、図3 (b) に示すようにはんだパンプ10の研磨面をモールド成形樹脂19表面に露出させてモールド成形樹脂19の層厚を30μm程度とする。なお、必要に応じてこのとき、半導体ウエハ1を裏面研磨して薄肉化 (例えば400μmから100μm) しておき、その後、両面研磨によって所定の厚さ (例えば、モールド成形樹脂19を含めた全体の厚さを80~100μm程度) にしてもよい。また、必要に応じてHF-HNO₃系のエッチング液で軽く (数μm程度) シリコンエッチングを行い、研磨歪みを除去してチップ強度をさらに向上させても良い。

【0033】次いで、無電解メッキ法により、図3

(c) に示すようにはんだパンプ10上に厚さ0.02~0.03μm程度のフラッシュ金メッキ層12を形成する。続いて、半導体ウエハ1の裏面 (下面) に、先の例と同様に厚さ90μm程度のダイシング用支持テープ13を貼合する。その後、先の例と同様に透明または半透明のモールド成形樹脂19を透してダイシング用アラメントマーク5を検出し、これを基にして図3 (d) に示すようにダイシングブレード14によってダイシング用支持テープ13を30~40μm程度切り込む条件のフルカットダイシング処理を行い、各半導体チップに分割して樹脂封止型半導体装置を得る。

【0034】このような樹脂封止型半導体装置の製造方

(7)

11

法にあっても、透明または半透明のモールド成形樹脂19によって半導体チップ表面を覆い、このモールド成形樹脂19を透して検出したダイシング用アライメントマーク5を基にダイシング処理を施し、各半導体チップに分割するので、正確なダイシングでペレタイズを行うことができ、これにより高歩留、高品質、高信頼性のチップサイズパッケージを得ることができる。

【0035】なお、先の例と同様に本例においても、はんだバンプ10上にフラッシュ金メッキ層12を形成することなく、はんだバンプ10上に別のはんだバンプを形成してもよく、また、特にフラッシュ金メッキ層12を形成することなく、異方性導電膜を用いて基板に実装するようにしてもよい。また、本例ではコンプレッションモールド成形を行ったが、成形法としてはこれに代えてトランスファーモールド成形法や射出成形法、押出し成形法等を採用することもできる。ただし、半導体チップ上には金線がなく、はんだバンプまたは金ボールバンプだけを形成しているので、成形条件が簡易であるコンプレッションモールド成形法を採用するのが望ましい。

【0036】図6(a)～(e)は本発明における請求項8記載の樹脂封止型半導体装置の製造方法の第3実施形態例を説明するための図である。この例では図1に示した例と同様に、図6(a)に示すように半導体チップ(図示略)を多数形成した裏面研削済の厚さ400 μ m程度のシリコン製の6"～12" ϕ 半導体ウエハ20を用意する。この半導体ウエハ20には、半導体チップに形成したアルミニウムパッド(A1パッド)21を露出した状態でSi₃N₄からなる表面保護膜22が形成され、また半導体チップを個々に区画するようにして幅80～100 μ m程度のスクライブライン23が形成されており、さらに表面保護膜22上には例えば赤十字マークのダイシング用オートアライメントマーク24がA1膜で形成されている。

【0037】そして、このようにして用意した半導体ウエハ20のアルミニウムパッド21上に、ワイヤーボンダーによって外径80～90 μ m、高さ50～60 μ mの金ボールバンプ25を形成する。次いで、図1に示した例と同様に、図6(b)に示すように半導体ウエハ20の上面全面に厚さ5～10 μ m程度の透明または半透明の樹脂保護膜26を形成する。この樹脂保護膜26については、図1に示した樹脂保護膜11と同様のものとし、また1の形成法等についても同様とする。また、樹脂保護膜26の形成に代えて、図3に示した例と同様に、図6(c)に示すように半導体ウエハ20の上面全面に金ボールバンプ25とほぼ同じ厚さ50～60 μ m程度の透明または半透明のモールド成形樹脂27を形成してもよい。

【0038】次いで、図1に示した例、あるいは図3に示した例と同様にして研磨加工を行い、図6(d)に示すようにモールド成形樹脂27を所定の厚さ、例えば3

12

0 μ m程度とするとともに、金ボールバンプ25の高さも30 μ m程度とする。なお、この金ボールバンプ25の高さについては適宜変更可能である。

【0039】続いて、半導体ウエハ1の裏面(下面)に、先の例と同様に厚さ90 μ m程度のダイシング用支持テープ28を貼合し、その後、先の例と同様に樹脂保護膜26またはモールド成形樹脂27を透してダイシング用アライメントマーク24を検出し、これを基にして図6(e)に示すようにダイシングブレード14によってダイシング用支持テープ28を30～40 μ m程度切り込む条件のフルカットダイシング処理を行い、各半導体チップに分割して樹脂封止型半導体装置を得る。

【0040】このような樹脂封止型半導体装置の製造方法にあっても、透明または半透明の樹脂保護膜26あるいはモールド成形樹脂27によって半導体チップ表面を覆い、該樹脂保護膜26あるいはモールド成形樹脂27を透して検出したダイシング用アライメントマーク24を基にダイシング処理を施し、各半導体チップに分割するので、正確なダイシングでペレタイズを行うことができ、これにより高歩留、高品質、高信頼性のチップサイズパッケージを得ることができる。

【0041】図7(a)～(d)は本発明における請求項8記載の樹脂封止型半導体装置の製造方法の第4実施形態例を説明するための図である。この例では図1に示した例と同様に、図7(a)に示すように半導体チップ(図示略)を多数形成した裏面研削済の厚さ400 μ m程度のシリコン製の6～12インチ ϕ の半導体ウエハ1を用意する。次に、図1(a)～(e)に示した例と同様に、図7(a)に示したようにはんだバンプ10を形成する。なお、このはんだバンプ10の形成に代えて、図6(a)に示した例と同様に半導体ウエハ20を用い、これに金ボールバンプ25を形成するようにしてもよい。(以下においては、半導体ウエハ1の場合で説明する。)

【0042】次いで、図7(b)に示すように、半導体ウエハ1の周辺部にちくそ性の高い樹脂からなるダム(壁)29を、ディスペンス塗布法によって形成する。このダム29形成用の樹脂としては、透明、半透明または不透明のポリイミド、エポキシ、アクリル、エポキシアクリレート、シリコーン、ポリイミドシリコーン等が用いられる。

【0043】次いで、半導体ウエハ1上に透明又は半透明の樹脂をポッティングし、これをダム用樹脂と同時に所定条件で硬化させて図7(c)に示すように透明または半透明の樹脂保護膜30を形成する。この樹脂保護膜30形成用の樹脂としては、透明または半透明のポリイミド、エポキシ、アクリル、エポキシアクリレート、シリコーン、ポリイミドシリコーン等が用いられる。なお、前記のダム29形成用の樹脂、および樹脂保護膜30用の透明または半透明の樹脂については、紫外線照射

13

硬化型でかつ加熱硬化型である樹脂を用いるのが好ましく、その場合の硬化条件としては、例えば2000～3000 (mJ/cm^2) での紫外線照射と、80～130℃で30～60分間の加熱とが採られる。

【0044】次いで、図1(a)～(e)に示した例と同様にして研磨処理し、図7(d)に示すようにダム29、樹脂保護膜30、はんだバンプ10(または金ボールバンプ25)を所定の高さ(例えば30 μm 程度)に加工する。その後、図1(a)～(e)に示した例と同様に樹脂保護膜30を透してダイシング用アライメント

マーク(図示略)を検出し、これを基にして図3(d)に示したようなダイシングブレードによってフルカットダイシング処理を行い、各半導体チップに分割して樹脂封止型半導体装置を得る。

【0045】このような樹脂封止型半導体装置の製造方法にあっても、透明または半透明の樹脂保護膜30によって半導体チップ表面を覆い、この樹脂保護膜30を透して検出したダイシング用アライメントマークを基にダイシング処理を施し、各半導体チップに分割するので、正確なダイシングでペレタイズを行うことができ、これにより高歩留、高品質、高信頼性のチップサイズパッケージを得ることができる。

【0046】図8(a)～(d)は本発明における請求項8記載の樹脂封止型半導体装置の製造方法の第5実施形態例を説明するための図である。この例では図1に示した例と同様に、図8(a)に示すように6～12インチ ϕ の半導体ウエハ1上にはんだバンプ10を形成し、続いて透明または半透明樹脂によって樹脂保護膜11あるいはモールド成形樹脂19を形成し、さらに研磨処理を行った後フラッシュ金メッキ層12を形成しておく。

なお、半導体ウエハ1としては、この例では厚さ700～800 μm 程度のものが用いられる。

【0047】次に、フラッシュ金メッキ層12を形成した側に透明で熱シュリンク性の紫外線照射硬化型テープ31を貼合する。この紫外線照射硬化型テープ31としては、例えば、厚さ40 μm 程度の一軸延伸ベースフィルムと、厚さ40 μm 程度のアクリル系紫外線照射硬化型接着剤とからなるものが用いられる。

【0048】次いで、図8(b)に示すように半導体ウエハ1の裏面を研削法およびエッチング法によって厚さ100 μm 程度に薄厚化する。具体的には、まずインフィード研削法により1軸 ϕ 400によって400 μm 厚仕上げを行い、次いで2軸 ϕ 2000によって200 μm 厚仕上げを行い、その後エッチング法によって100 μm 厚仕上げを行う。

【0049】次いで、図8(c)に示すように半導体ウエハ1の裏面(下面)に厚さ90 μm 程度のダイシング用支持テープ13を貼合する。続いて、紫外線照射硬化型テープ31を貼合した状態のままで樹脂保護膜11あるいはモールド成形樹脂19を透してダイシング用ア

(8)

14

イメントマーク5を検出し、これを基にしてダイシングブレード14によってダイシング用支持テープ13を30～40 μm 程度切り込む条件のフルカットダイシング処理を行い、各半導体チップに分割して樹脂封止型半導体装置を得る。

【0050】次いで、ダイシング用支持テープ13および紫外線照射硬化型テープ31に紫外線を例えば200～400 mJ/cm^2 で照射して硬化処理し、その後、図8(d)に示すようにコレット33を用いて樹脂封止型半導体装置32をその半導体ウエハ1側で真空吸着保持し、120～150℃程度の熱風でブローして熱シュリンク性の紫外線照射硬化型テープ31を自己剥離させ、この樹脂封止型半導体装置32を所定箇所にマウントする。

【0051】このような樹脂封止型半導体装置の製造方法にあっても、透明または半透明の樹脂保護膜11あるいはモールド成形樹脂19によって半導体チップ表面を覆い、この樹脂保護膜11あるいはモールド成形樹脂19を透して検出したダイシング用アライメントマーク5を基にダイシング処理を施し、各半導体チップに分割するので、正確なダイシングでペレタイズを行うことができ、これにより高歩留、高品質、高信頼性のチップサイズパッケージを得ることができる。また、糊残り問題のない熱シュリンク性の紫外線照射硬化型テープ31を用いてこれではんだバンプ10表面を保護すれば、実装基板へのマウント時にははんだ付き性が良くなり、またチップ割れや欠けも防止され、これにより生産性、品質および信頼性を向上してコストダウンを図ることができる。

【0052】なお、前記実施形態例においては特に明記していないが、半導体チップの電極パッド2については、チップ周辺部に配置されるペリフェラルパッドでもよく、またチップ内の適当な位置に再配置されるエリアパッドでもよい。

【0053】

【発明の効果】以上説明したように本発明の樹脂封止型半導体装置は、半導体チップ表面が透明または半透明の樹脂保護膜あるいはモールド成形樹脂で覆われたものであるから、これの製造に際して、この樹脂保護膜あるいはモールド成形樹脂を透して検出したダイシング用アライメントマークを基にダイシング処理を施し、各半導体チップに分割することができるので、正確なダイシングでペレタイズが行われることにより高歩留、高品質、高信頼性のチップサイズパッケージとなる。また、半導体チップが樹脂保護膜あるいはモールド成形樹脂で保護されているので、チップ面へのダメージが低減し、耐湿性も向上し、品質及び信頼性が向上する。

【0054】さらに、従来ではフリップチップ用ボンダでマウント基板に接続した後のチップの機能テストやバーインで不良と判明した場合には、機械的な力を加えた

50

(9)

15

り加熱するなどして接続材料を除去し、チップを取り外してマウント基板を洗浄した後、新たにベアチップを載せ、良品であることを確認してチップとマウント基板との間に封止樹脂を注入し、硬化していたが、本発明の樹脂封止型半導体装置はすでに樹脂封止されているので、注入+硬化作業が不要であり、生産性および品質・信頼性が向上したものとなる。しかも、チップとマウント基板との間に隙間があるので、チップとマウント基板の熱膨張係数の差によるバンプへのストレスが低減し、バンプ接続の信頼性が高まる。また、チップとマウント基板との間に隙間があるので、不良チップの交換が容易で、マウント基板の洗浄が容易である。

【0055】本発明における請求項3記載の樹脂封止型半導体装置の製造方法は、透明または半透明の樹脂保護膜あるいはモールド成形樹脂によって半導体チップ表面を覆うようにした方法であるから、この樹脂保護膜あるいはモールド成形樹脂を透してダイシング用オートアライメントマークを視認するのが可能になり、したがってこのダイシング用オートアライメントマークを基にダイ
20 シング処理を施すことができるので、正確なダイシングでのペレタイズを行うことができ、高歩留、高品質、高信頼性のチップサイズパッケージを得ることができる。

【0056】本発明における請求項7記載の樹脂封止型半導体装置の製造方法は、透明または半透明の樹脂保護膜あるいはモールド成形樹脂によって半導体チップ表面を覆い、この樹脂保護膜あるいはモールド成形樹脂を透して検出したダイシング用アライメントマークを基にダイ
30 シング処理を施し、各半導体チップに分割するようにした方法であるから、正確なダイシングでのペレタイズを行うことができ、これにより高歩留、高品質、高信頼性のチップサイズパッケージを得ることができる。

【0057】また、バンプまたは金ボールの露出面を、精密研削または研磨仕上げすれば、平坦性が高くなってプリント基板等へのマウントを高精度にできるようになり、これにより生産性、品質および信頼性を向上することができる。また、樹脂保護膜あるいはモールド成形樹脂で封止する前のバンプまたは金ボール付き半導体ウエハを、シランカップリング剤で処理しておけば、樹脂保護膜あるいはモールド成形樹脂とパッシベーション膜や
40 バンプまたは金ボールとの密着性が向上するので、品質および信頼性を向上することができる。

【0058】また、フッ素添加のポリイミド系、エポキシ系、アクリル系等の樹脂保護膜を用い、あるいはフッ素添加のエポキシ系、ポリイミド系、アクリル系樹脂成形とすれば、撥水性が高まり、外部からの水分浸入によるはんだバンプ腐食、Al腐食等を低減して品質および信頼性を向上することができる。また、良品チップのみ金ボールのスタッドバンプを形成するようにすれば、樹脂保護膜あるいはモールド成形樹脂によって半導体チ
50 ップ

16

ップ表面を覆っていることにより、チップのGO/NG判別を容易にして生産性を向上することができる。

【0059】また、コンプレッションモールド成形を行う際に、上金型と溶融した透明樹脂およびバンプあるいは金ボールとの間にテフロンコートした耐熱性、ガスバリア性の高いフィルムを挿入しておけば、これらの間が密着するものの、テフロン（四フッ化エチレン樹脂）の離型性により簡単に剥離でき、したがって作業性を向上することができる。また、このフィルムは耐熱性及び離
10 型性が高いので、繰り返し何度でも使用できるので、コストダウンが可能となる。また、パッケージの厚さを、従来の各種方式に比べ任意に薄くすることができ、メモリカードなどへの多段実装、ISO規格のカードへの実装などを可能にすることができる。

【0060】また、パッケージサイズとチップを同サイズにして実装面積を小さくすることができ、これにより高密度実装が可能となる。また、リードへのワイヤボンディングが不要となるので、電極パッドの配置が比較的自由となり、ベリフェラルパッドやエリアパッドの対応
20 が容易になる。したがって、回路の無駄な引回しをする必要がなくなり、半導体チップのより一層の高集積化を実現することができる。また、熱風、赤外線等による一括リフローハンダ付けや熱圧着を行う場合、チップ表面が露出しているのでバンプまでの熱伝導効率が高く、従来よりも短時間でマウントできることにより生産性を向上することができる。

【0061】また、リードフレームを有していないので、ダイボンディングやリード加工などの工程が不要となり、さらにリード曲がりやコプラナリティ、リード
30 メッキやリードフレームに起因する不良も解消する。したがって、歩留、品質、生産性向上、Agペーストやリードフレーム等の材料費廃止、ダイボンダー（はんだバンプの場合はワイヤボンダーも不要。但し、スタッドバンプの場合は金ボールボンダーが必要。）やリード加工材不要による設備投資削減、さらに生産リードタイム短縮等による大幅なコストダウンを実現することができる。

【図面の簡単な説明】

【図1】（a）～（e）は、本発明の樹脂封止型半導体装置の製造方法の第1実施形態例を工程順に説明するための要部側断面図である。

【図2】（a）～（c）は、図1（e）に続く工程を説明するための要部側断面図である。

【図3】（a）～（d）は、本発明の樹脂封止型半導体装置の製造方法の第2実施形態例を工程順に説明するための要部側断面図である。

【図4】（a）～（c）は、図2に示した例における、モールド成形樹脂封止の工程を説明するための図である。

【図5】モールド成形金型の概略構成図である。

(10)

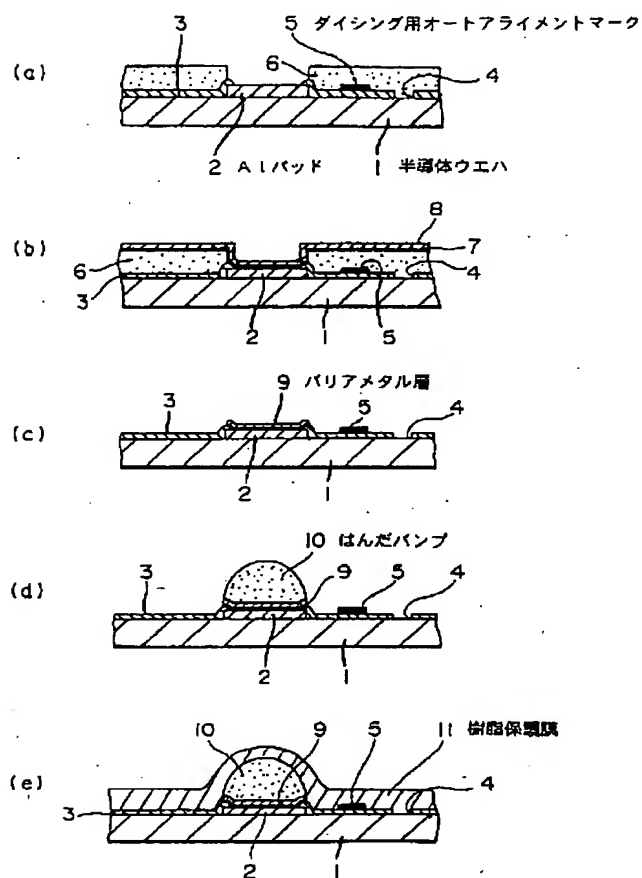
17

【図6】(a)～(e)は、本発明の樹脂封止型半導体装置の製造方法の第3実施形態例を工程順に説明するための要部側断面図である。

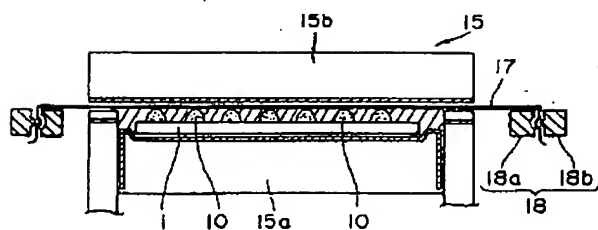
【図 7】(a)～(d)は、本発明の樹脂封止型半導体装置の製造方法の第 4 実施形態例を工程順に説明するための要部側断面図である。

【図8】（a）～（d）は、本発明の樹脂封止型半導体装置の製造方法の第5実施形態例を工程順に説明するた

【図 1】



【図5】



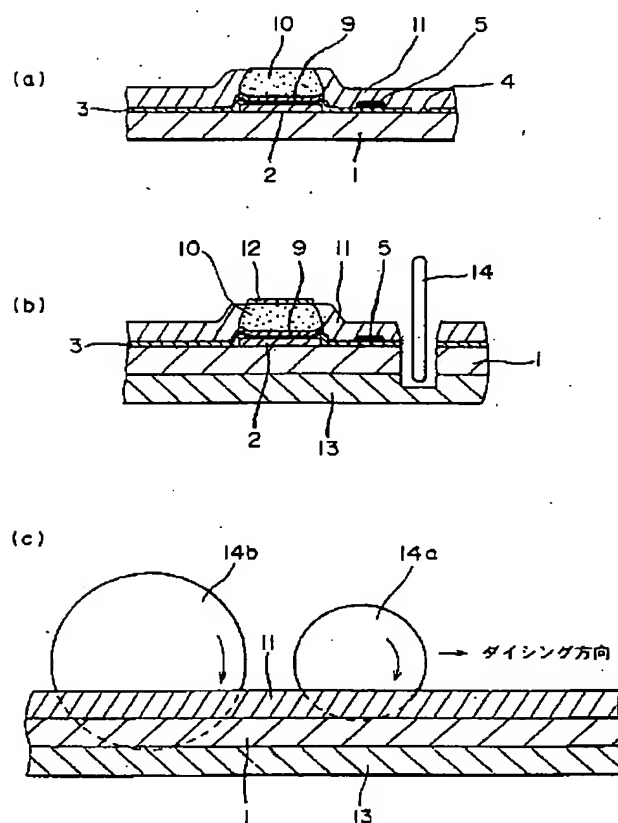
18

めの要部側断面図である。

【符号の説明】

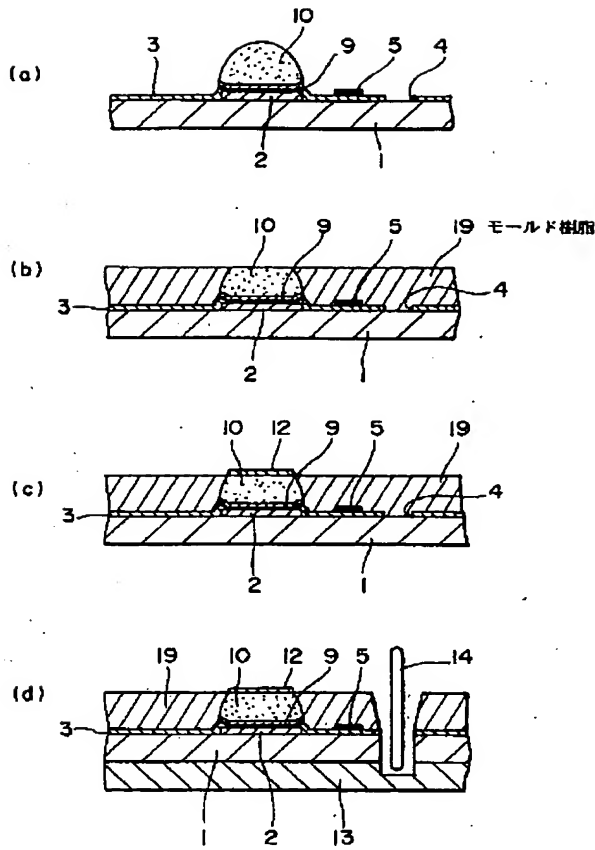
1, 20…半導体ウエハ、5, 24…ダイシング用オートアライメントマーク、10…はんだバンプ、11, 26, 30…樹脂保護膜、17…離型フィルム、19, 27…モールド成形樹脂、25…金ボールバンプ、32…樹脂封止型半導体装置

【图2】

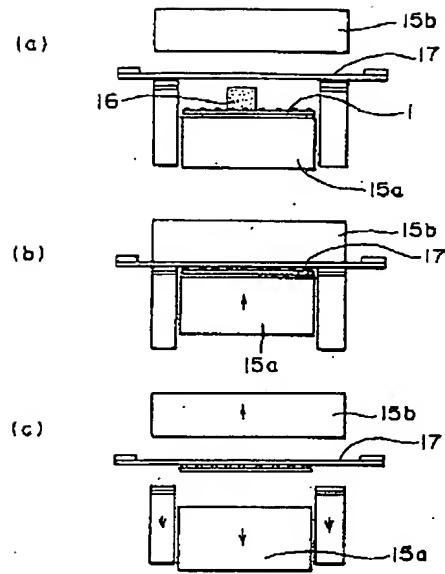


(11)

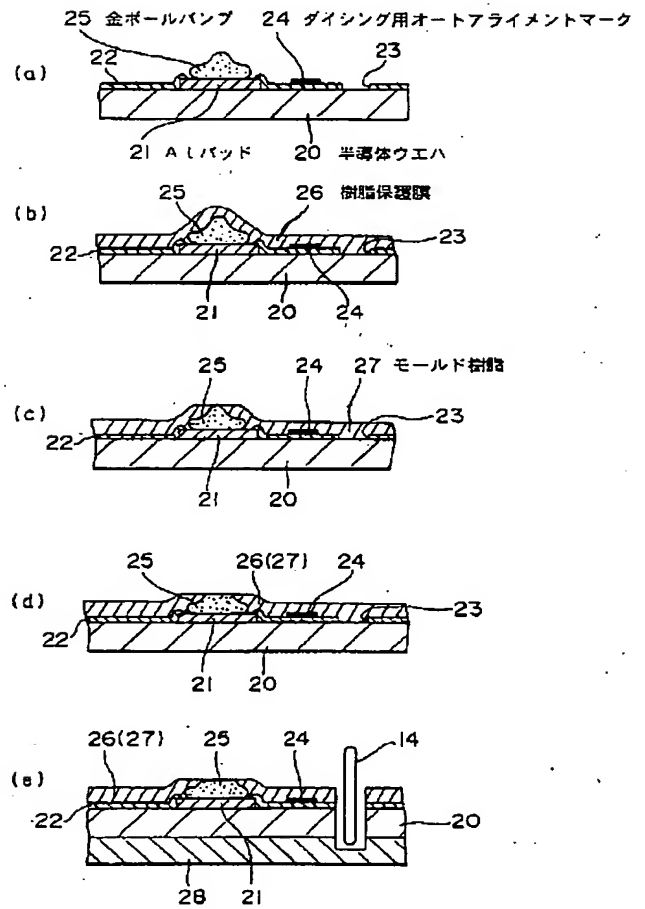
【図3】



【図4】

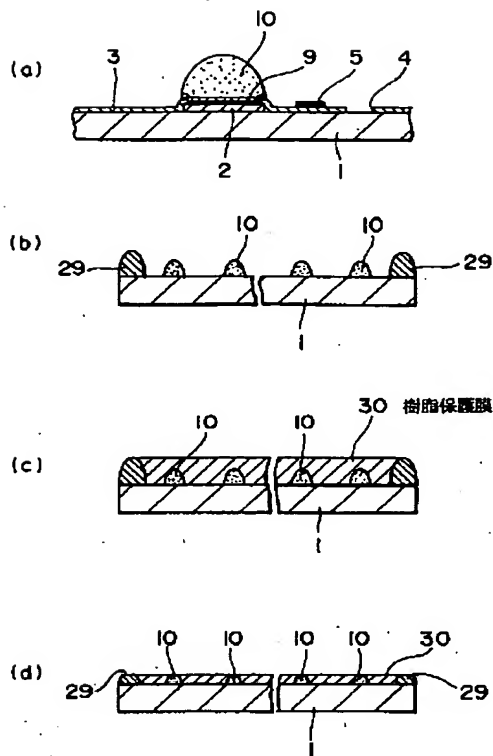


【図6】

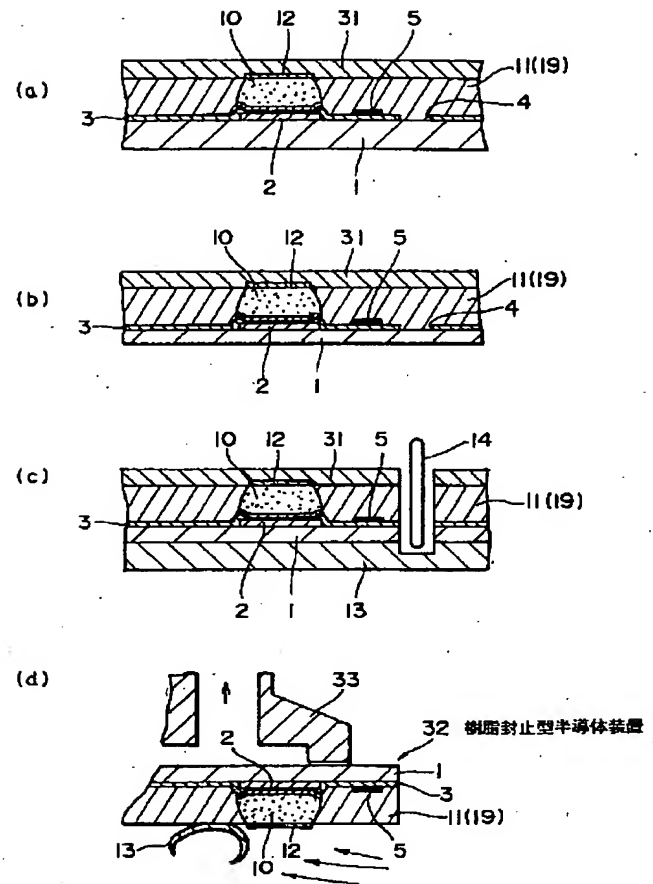


(12)

【図7】



【図8】



フロントページの続き

(51) Int. Cl. 7

H 0 1 L 21/60

23/29

23/31

識別記号

F I

H 0 1 L 21/92

23/30

テーマコード(参考)

6 0 2 L

6 0 4 A

R

F ターム(参考) 4M109 AA02 BA03 CA10 CA21 CA22

DA10 EA02 EA07 EA10 EB06

EB18 EC01 ED01 EE12 GA03

GA06

5F061 AA02 BA03 CA10 CA21 CA22

CB02 CB04 CB12 DA01 DA06

DA09 DA11 DA12 DA14 DE03

DE04 FA03 GA01

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.